

逢甲大學學生報告 ePaper

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

Investigations of AlGaAs/InGaAsMOS-HEMTs with Different Shifted Γ -Gate Structures

作者：蔡亦哲、鐘維新、吳婷婷、黃馨儀、陳冠鳴

系級：電子工程學系四合

學號：D9871525、D9818655、D9827010、D9870979、D9871453

開課老師：李景松

課程名稱：微波元件

開課系所：電子工程學系

開課學年：101 學年度 第 2 學期



中文摘要

本專題係利用臭氧水處理砷化鋁鎵/砷化銦鎵異質結構形成金屬-氧化物-半導體閘極結構之場效電晶體，並研製一應用 Γ -閘極製程技術於砷化鋁鎵/砷化銦鎵異質結構場效電晶體，以同時獲致有效縮短閘極長度、表面鈍化處理與形成一場極板結構之優異特性。在閘極長度為 $1.2\ \mu\text{m}$ 砷化鋁鎵蕭特基接觸層上沉積 100\AA 的氧化層，並形成一 Γ -閘極結構樣本B(樣本C)有效縮短閘極長度為 $0.8\ (0.6)\ \mu\text{m}$ 及一長度為 $0.4\ (0.6)\ \mu\text{m}$ 之場極板結構之探討。

使用傳統(樣本A)與不同 Γ -閘極尺寸之砷化鋁鎵/砷化銦鎵異質結構場效電晶體(樣本B/樣本C)之直流和微波特性分別為：最大飽和電流密度 $I_{\text{DSS, max}}$ ($331\ \text{mA/mm}$ 、 $339\ \text{mA/mm}$ 及 $350\ \text{mA/mm}$)，最大轉導值 $g_{\text{m,max}}$ ($115\ \text{mS/mm}$ 、 $129\ \text{mS/mm}$ 及 $137\ \text{mS/mm}$)，電流增益截止頻率 f_{T} ($10.9\ \text{GHz}$ 、 $13.3\ \text{GHz}$ 及 $14.4\ \text{GHz}$)、最大震盪頻率 f_{max} ($19.3\ \text{GHz}$ 、 $26.8\ \text{GHz}$ 及 $35.3\ \text{GHz}$)，最小雜訊 NF_{min} 在 $2.4\ \text{GHz}/5.8\ \text{GHz}$ 分別為 ($1.5/3.1\ \text{dB}$ 、 $1.1/2.4\ \text{dB}$ 及 $0.9/2.1\ \text{dB}$)，附加功率效率P.A.E.在 $2.4\ \text{GHz}/5.8\ \text{GHz}$ 分別為 ($24.2/16.2\ \%$ 、 $31.7/26.5\ \%$ 及 $35/28\ \%$)。

實驗結果顯示，使用 Γ -閘極結構之砷化鋁鎵/砷化銦鎵異質結構場效體可有效改善電流密度及輸出功率等特性。

關鍵字： Γ -閘極、金屬-氧化物-半導體閘極、高電子遷移率電晶體

Abstract

In this work, we have an effective method of the ozone water treatment and shrinking gate length by gamma gate metal. Depositing gate metal across a step undercut between the AlGaAs and the oxide to obtain a reduced gate length of 0.8 (0.6) μm with an additional 0.4 (0.6) μm field plate from a 1.2 μm gate window for the Sample B (Sample C).

Experiment results indicate the following devices DC and microwave characteristics: the maximum saturation drain current density $I_{\text{DSS, max}}$ (331, 339 and 350 mA/mm), the maximum extrinsic transconductance $g_{\text{m, max}}$ (115, 129 and 137 mS/mm), the unity current gain cut-off frequency f_{T} (10.9 GHz, 13.3 GHz and 14.4 GHz), the maximum oscillation frequency f_{max} (19.3 GHz, 26.8 GHz and 35.3 GHz), the minimum noise figure NF_{min} at 2.4/5.8 GHz (1.5/ 3.1 dB, 1.1/ 2.4 dB and 0.9/ 2.1 dB) and the power-added-efficiency P.A.E. at 2.4/5.8 GHz (24.2/ 16.2 %, 31.7/ 26.5 % and 35/ 28 %).

Keywords: Γ -gate MOS-HEMT

目次

摘要	i
Abstract	ii
圖片索引	v
第一章 序論	1
第二章 材料成長與基礎原理	3
2-1 pHEMT 簡介	3
2-2 pHEMT 磊晶層的設計	3
2-2-1 覆蓋層	3
2-2-2 蕭特基層	4
2-2-3 δ 摻雜載子提供層	4
2-2-4 隔離層	5
2-2-5 通道層	5
2-2-6 緩衝層	6
2-3 二維電子雲	6
第三章 元件結構與製程	7
3-1 元件結構	7
3-2 元件製程	8
3-2-1 樣本定位	8
3-2-2 高台絕緣	8
3-2-3 源極和汲極的金屬化	9
3-2-4 閘極蕭特基接觸形成	10
3-2-5 臭氧水處理(樣本 B 和樣本 C)	11
3-2-6 Γ -閘極蕭特基接觸(樣本 B 和樣本 C)	11

第四章 實驗結果與探討	12
4-1 霍爾量測	12
4-2 直流特性	13
4-2-1 電流電壓特性	13
4-2-2 外質轉導特性	13
4-2-3 兩端崩潰電壓特性	14
4-2-4 三端崩潰電壓特性	14
4-2-5 輸出轉導特性	15
4-2-6 電容電壓特性	16
4-3 射頻特性	16
4-4 功率特性	17
4-5 雜訊特性	18
4-6 低頻雜訊特性	19
4-7 變溫特性	19
4-7-1 電流電壓特性	19
4-7-2 外質轉導特性	20
4-7-3 兩端崩潰電壓特性	20
第五章 結論	21
參考資料	22

圖片索引

圖 2-1 不同化合物半導體的能隙對晶格常數的比較	26
圖 2-2 擬晶式 HEMT 晶格結構排列	27
圖 2-3 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 對於 InAs 莫爾分率的臨界厚度對照圖	28
圖 2-4 利用導電帶不連續的特性產生的二維電子雲	29
圖 3-1 樣本 A 的截面圖	30
圖 3-2 樣本 B 的截面圖	31
圖 3-3 樣本 C 的截面圖	32
圖 3-4 實驗製程步驟	33
圖 3-5 Γ -閘極製作流程	34
圖 3-6 詳細的製程步驟	35
圖 4-1 樣本 A 在溫度 300K 的電流電壓特性曲線	36
圖 4-2 樣本 B 在溫度 300K 的電流電壓特性曲線	37
圖 4-3 樣本 C 在溫度 300K 的電流電壓特性曲線	38
圖 4-4 AlGaAs/InGaAs pHEMTs 在溫度 300K 的電流電壓特性曲線比較	39
圖 4-5 樣本 A 在溫度 300K、 $V_{\text{DS}}=3.5\text{V}$ 的外質轉導和汲極飽和電流密度	40
圖 4-6 樣本 B 在溫度 300K、 $V_{\text{DS}}=3.5\text{V}$ 的外質轉導和汲極飽和電流密度	41
圖 4-7 樣本 C 在溫度 300K、 $V_{\text{DS}}=3.5\text{V}$ 的外質轉導和汲極飽和電流密度	42
圖 4-8 AlGaAs/InGaAs pHEMTs 在溫度 300K、 $V_{\text{DS}}=3.5\text{V}$ 的外質轉導和汲極飽和電流密度比較	43
圖 4-9 AlGaAs/InGaAs pHEMTs 在溫度 300K 的兩端崩潰電壓比較	44
圖 4-10 AlGaAs/InGaAs pHEMTs 在溫度 300K 的三端崩潰電壓比較	45
圖 4-11 AlGaAs/InGaAs pHEMTs 在溫度 300K 的外質轉導、輸出轉導、電壓增益對於汲極電壓的比較	46
圖 4-12 樣本 A、B、C 的電容電壓特性曲線比較	47

圖 4-13 樣本 A 在 $V_{DS}=3.5V$ 、閘極尺寸 $1.2 \times 200 \mu m^2$ 的射頻特性	48
圖 4-14 樣本 B 在 $V_{DS}=3.5V$ 、閘極尺寸 $1.2 \times 200 \mu m^2$ 的射頻特性	49
圖 4-15 樣本 C 在 $V_{DS}=3.5V$ 、閘極尺寸 $1.2 \times 200 \mu m^2$ 的射頻特性	50
圖 4-16 樣本 A、B、C 在頻率 2.4 GHz 的輸出功率、功率增益、附加功率效率 對於輸入功率的特性比較	51
圖 4-17 樣本 A、B、C 在頻率 5.8 GHz 的輸出功率、功率增益、附加功率效率 對於輸入功率的特性比較	52
圖 4-18 樣本 A、B、C 的最小雜訊和聯合功率增益對於頻率的特性比較	53
圖 4-19 樣本 A、B、C 的低頻雜訊特性比較	54
圖 4-20 樣本 A 在溫度 300K ~ 450 K 的電流電壓特性曲線	55
圖 4-21 樣本 B 在溫度 300K ~ 450 K 的電流電壓特性曲線	56
圖 4-22 樣本 C 在溫度 300K ~ 450 K 的電流電壓特性曲線	57
圖 4-23 樣本 A 在溫度 300K ~ 450 K 的外質轉導和汲極飽和電流密度	58
圖 4-24 樣本 B 在溫度 300K ~ 450 K 的外質轉導和汲極飽和電流密度	59
圖 4-25 樣本 C 在溫度 300K ~ 450 K 的外質轉導和汲極飽和電流密度	60
圖 4-26 AlGaAs/InGaAs pHEMTs 的最大汲極電流密度和溫度的關係圖	61
圖 4-27 AlGaAs/InGaAs pHEMTs 的外質轉導和溫度的關係圖	62
圖 4-28 AlGaAs/InGaAs pHEMTs 的臨界電壓和溫度的關係圖	63
圖 4-29 樣本 A 在溫度 300K ~ 450 K 的閘/汲極兩端崩潰電壓特性	64
圖 4-30 樣本 B 在溫度 300K ~ 450 K 的閘/汲極兩端崩潰電壓特性	65
圖 4-31 樣本 C 在溫度 300K ~ 450 K 的閘/汲極兩端崩潰電壓特性	66

第一章

序論

過去幾年來，砷化鋁鎵/砷化銦鎵 HEMTs 在單晶微波積體電路(MMIC)的應用上，展現了優越的高頻及低雜訊特性。因為砷化銦鎵通道擁有高功率、高頻率、低雜訊、低失真、低有效質量及高速傳導等特性[1]-[5]。但由於窄能隙的砷化銦鎵通常因為低游離衝擊的臨界電場造成扭結效應(kink effect)，導致輸出轉導、崩潰特性、輸出功率的衰減及閘極漏電流的產生，嚴重影響元件的性能，使得砷化鋁鎵/砷化銦鎵 HEMTs 在光電及高頻的應用受到限制。

最近，許多研究成果顯示[6]-[8]，閘極絕緣技術能夠有效抑制閘極漏電流。因為結構已經從蕭特基閘極改為金屬-氧化物-半導體(MOS)結構，且鈍化技術能夠有效的改善表面狀態。

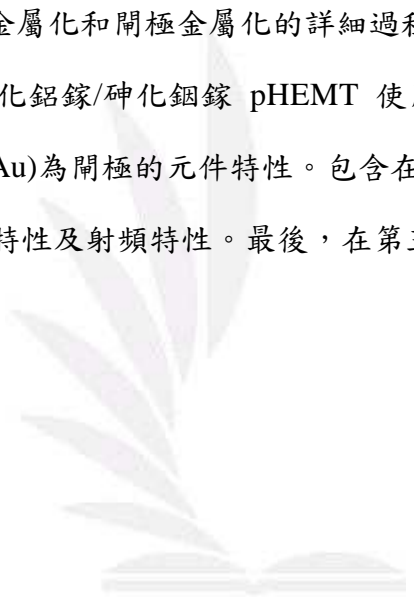
在本專題中，我們使用了一個符合成本效益的絕緣氧化技術—臭氧水製程，來處理砷化鋁鎵/砷化銦鎵 MHEMT 的砷化鋁鎵蕭特基層。使用臭氧水處理 HEMT 的優點包括：

- (1) 操作環境接近室溫 ($< 40^{\circ}\text{C}$)
- (2) 簡單的處理程序
- (3) 低成本設施
- (4) 使用源/汲極當作氧化遮罩，進行選擇性氧化
- (5) 高氧化率及較低的表面狀態密度

此外，相對於其他技術，臭氧水製程可節省微影蝕刻的步驟[9]-[12]。如果砷化鋁鎵蕭特基層上的氧化層厚度，能夠被控制在奈米尺寸下的話，就能夠改進閘極的絕緣特性。

近年來，許多論文都提出降低最大電場的技術，以減緩扭結效應(kink effect)。對 FET 元件而言，場極板是一個常見且有效的結構，能夠降低電場最大值和提升崩潰電壓[13]-[17]。然而，場極板結構卻產生額外的寄生電容和更多繁複的步驟。像是 Γ -閘極技術在 $1\mu\text{m}$ 的閘極長度下，使用光微影技術能夠確實的提高功率，但是在處理其介電層的過程包含兩次光微影技術、額外的介電層沉積及蝕刻，使得 Γ -閘極技術極為複雜。因此，本專題使用兩個不同的閘極偏移光罩並結合臭氧水製程，來改善元件的崩潰電壓和功率特性。

在第二章介紹結構層和二維電子雲。第三章中描述元件的製造，包括樣本定位、高台絕緣、源極汲極金屬化和閘極金屬化的詳細過程。在第四章中，首先說明霍爾量測，然後討論砷化鋁鎵/砷化銦鎵 pHEMT 使用兩個不同 Γ -閘極偏移 MOS 結構，和傳統以金(Au)為閘極的元件特性。包含在溫度 300K 時的直流特性、低頻雜訊特性、變溫特性及射頻特性。最後，在第五章做結論。



第二章

材料成長與基礎原理

近幾年來，單晶微波積體電路(MMIC)使用以磷化銦為基底的高電子遷移電晶體(HEMTs)，因為磷化銦具有優越的高頻、低雜訊及高功率增益等特性，經常應用在通訊與雷達系統上。在沒有晶格不匹配的情況下，透過沉積高銦含量的砷化銦鎵化合物在磷化銦基板上，來改善載子的運輸能力。但是，磷化銦基板具有易碎、晶圓尺寸限制及昂貴的晶膜成長等缺點。因此，我們的選擇採用低銦含量的砷化銦鎵化合物與極薄厚度的砷化鎵基板。

2-1 pHEMT 簡介

三五族化合物最近在高頻通訊的應用已經非常成熟，因為三五族化合物具有高電流增益、低雜訊及高線性等特性。其中，因為擬晶式高電子遷移率電晶體(pHEMT)的閘極漏電流較低，所以較適用於低頻雜訊的特性，加上擁有較高的低電場遷移率、高電子飽和速度、較寬的能隙，使得擬晶式高電子遷移率電晶體(pHEMT)廣泛的被研究及應用在高頻通訊上。

2-2 pHEMT 磊晶層的設計

HEMT 結構通常是由(1) n-砷化鎵覆蓋層(2)未摻雜砷化鋁鎵蕭特基層(3) δ 摻雜的載子提供層(4)未摻雜砷化鋁鎵隔離層(5)未摻雜砷化銦鎵通道層(6)未摻雜砷化鋁鎵/砷化鎵緩衝層，生長在砷化鎵的半絕緣基底層。

各層的結構詳細討論如下：

2-2-1 覆蓋層

砷化鎵覆蓋層通常重摻雜矽約 10^{18} cm^{-3} ，以提供 HMET 良好的歐姆接觸，降低元件源極電阻，並保護蕭特基層避免表面氧化和空乏。當覆蓋層擁有高摻雜

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

濃度與高厚度時，元件將具有高電子速度、高外質轉導值(g_m)及高電流增益截止頻率(f_T)。然而，這使元件的崩潰電壓大大的減少，且在製作閘極凹槽時更難取得平整，無法使覆蓋層凹陷。覆蓋層必須完全的凹陷，不能與閘極接觸以免產生漏電流，才能避免平行傳導效應。

2-2-2 蕭特基層

蕭特基層(砷化鋁鎵)通常比通道層(砷化銦鎵)具有更寬的能隙。因此砷化鋁鎵/砷化銦鎵的異質界面，才能擁有較大的導電帶不連續性，使自由電子從砷化鋁鎵移動到砷化銦鎵，形成二維電子雲(2-DEG)，提高面電荷密度並改善載子侷限能力。厚度較薄的砷化鋁鎵蕭特基層可使閘極金屬至通道間的距離縮小，得到較高的轉導值，卻使崩潰電壓的降低。

2-2-3 δ 摻雜載子提供層

HEMT 摻雜 δ 層有以下優點[18]-[21]：

- (1) 高汲極電流
- (2) 低雜質散射效應
- (3) 高線性轉導
- (4) 高閘極長寬比，降低短通道效應

δ -摻雜材料具有較高的汲極電流，是因為它的高摻雜濃度和未摻雜的蕭特基層會導致高崩潰電壓。而由於載子被侷限在 V 形電子井[22]-[23]中，所以具有較高的轉導值及高的二維電子雲濃度。此外，由於高的二維電子雲濃度，使通道中電阻小於傳統的 FET 元件。上述這些優點將影響閘極長度小於 $2\mu\text{m}$ 的短通道元件[24]。在高速元件中， δ 摻雜結構擁有高電子遷移率、高載子濃度和高轉導值，使 δ 摻雜結構相較於其他元件較具有潛力。若在 HEMT 通道上方插入 δ -摻雜片，

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

能夠獲得較高的轉導值。若在 HEMT 通道下方插入 δ -摻雜片，能夠獲得較高的崩潰電壓。若在 HEMT 通道上下方都插入 δ -摻雜片，則可獲得更高的載子濃度。

2-2-4 隔離層

在 HEMT 中，因為施體離子和電子間靜電吸引的作用而產生庫倫散射(雜質散射)。為了能夠解決庫倫散射，我們使用隔離層將載子提供層和通道層隔開，主要是從施體離子分離二維電子雲，進而減少由施體離子庫倫散射的影響，提升電子遷移率，也因此隔離層的厚度會影響電晶體的性能。較薄的隔離層會增加通道中的面電荷密度，導致源極電阻降低、轉導值提高和電流密度上升。在低電荷密度的通道上，較厚的隔離層能提供較高電子遷移率。一般的隔離層厚度約為 $20\text{\AA} \sim 50\text{\AA}$ 。

2-2-5 通道層

使用砷化銦鎵作為二維電子雲通道的材料，來改善 HEMT 的性能。圖 2-1 為能隙與晶格常數的特性，圖中顯示出砷化銦鎵通道和砷化鋁鎵層之間的晶格常數不匹配。

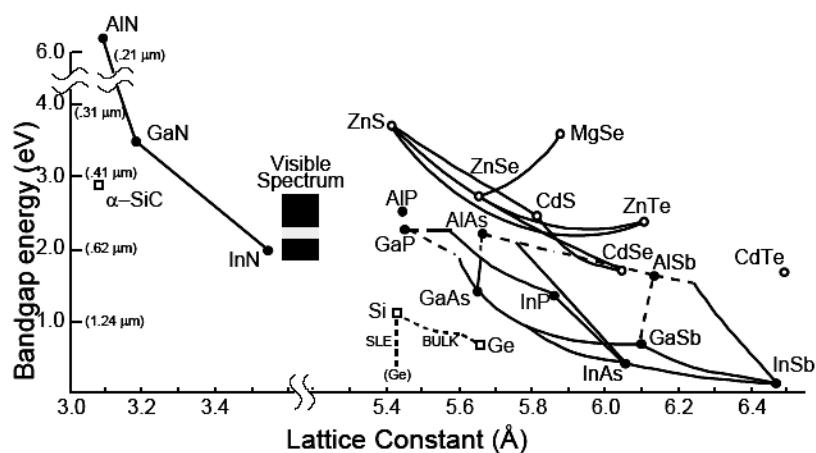


圖 2-1 不同化合物半導體的能隙對晶格常數的比較

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

如圖 2-2 所示，砷化銦鎵被擠壓至與砷化鎵、砷化鋁鎵晶格匹配，而砷化銦鎵由四方形晶體變為立方晶體結構，當砷化銦鎵結構變為立方晶體時，能夠忍受應力使其不歪斜。圖 2-3 顯示晶格不匹配的臨界厚度對砷化銦鎵和砷化鎵間可容納彈性的關係圖。當砷化銦的莫耳分率很高時，過薄的臨界厚度影響了量子尺寸的電子次能階，使電子次能階提高且降低電子侷限的能力。在 HEMT 使用薄的砷化銦鎵層，有助於增強電子傳遞、提高的電子遷移率及改善量子井在通道中侷限載子的能力。

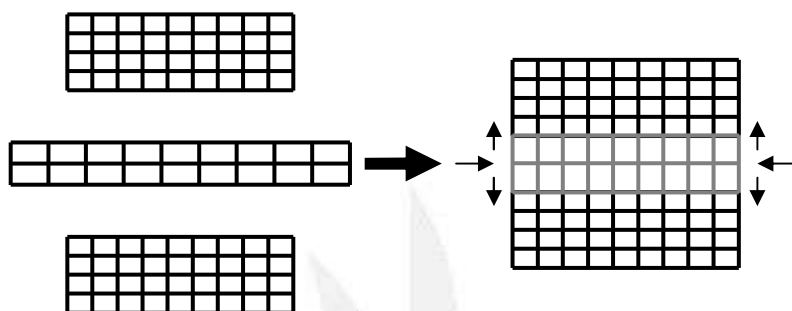


圖 2-2 擬晶式 HEMT 晶格結構排列

(來自 Faza Ali 和 Aditya Gupta 著作的 HEMT and HBTs 元件結構極電路)

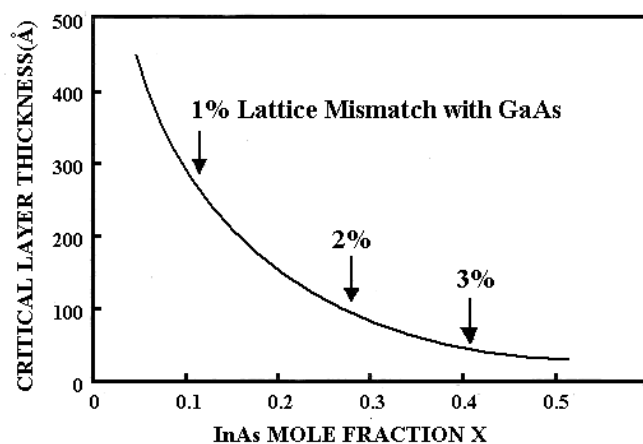


圖 2-3 $\text{In}_x\text{Ga}_{1-x}\text{As}$ 對於 InAs 莫爾分率的臨界厚度對照圖

2-2-6 緩衝層

為了達到一個良好的通道隔離效果，以及消除基板的電性影響，各界對改善緩衝層做了許多研究。典型的緩衝層使用未摻雜的砷化鎵，電子受汲-源極電場

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

影響而被注入砷化鎵緩衝層，雖然砷化鎵具有高電阻，但如果使用劣質基板無法提供足夠的隔離效果。砷化鋁鎵是一種理想的緩衝層材料，具有高阻抗、寬能隙的特性，但成長參數強烈影響元件的性能，主要是因為難以獲得良好的接面品質，導致通道中的遷移率下降。為了解決這個問題，我們將一層薄的砷化鎵插入砷化鋁鎵層中，用來吸收雜質也為下一層砷化鋁鎵成長提供一個平滑的表面。此方法將主動層和基板的雜質、缺陷所產生的電性作隔離，使元件有較好的夾止和微波功率特性。

2-3 二維電子雲

二維電子雲(two-dimensional electron gas ; 2-DEG)是一種能夠在二維空間中自由移動的電子氣體，其三維方向受限制。當兩個不同材質接觸時形成異質接面，寬能隙和窄能隙的費米能階連成一條線，形成材質的導電帶不連續性，能夠侷限電子的移動方向，使得電子累積在此接面而形成通道，而由於這些電子費米能階位在導電帶上，因此形成可移動的載子(二維電子雲)，如圖 2-4 所示。

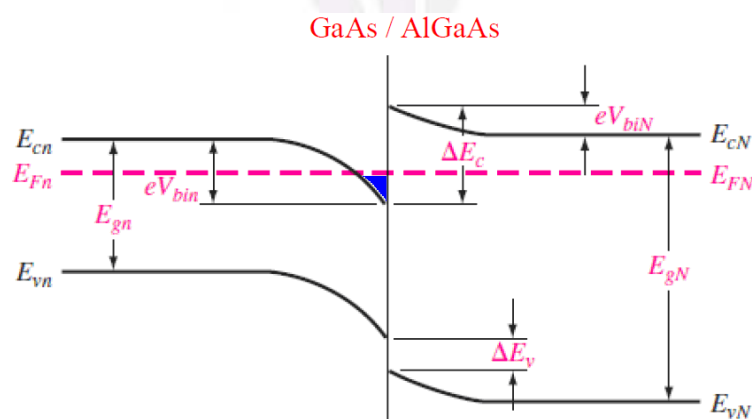


圖 2-4 利用導電帶不連續的特性產生的二維電子雲

大部分的二維電子雲被發現在半導體製程的電晶體結構中，其他和二維電子雲相關的技術常應用在高電子遷移率電晶體(HEMTs)。HEMTs 和場效電晶體利用兩個半導體的異質接面，使電子侷限在三角位能井之中。將二維電子雲限制在異質接面的 HEMTs，和 MOSFETs 相比擁有較高的電子遷移率，這是因為未摻雜的通道能夠有效抑制低雜質散射效應。更可以透過選擇材料或是合金來控制二維電子雲的密度，使元件具有較高的電子遷移率。

第三章

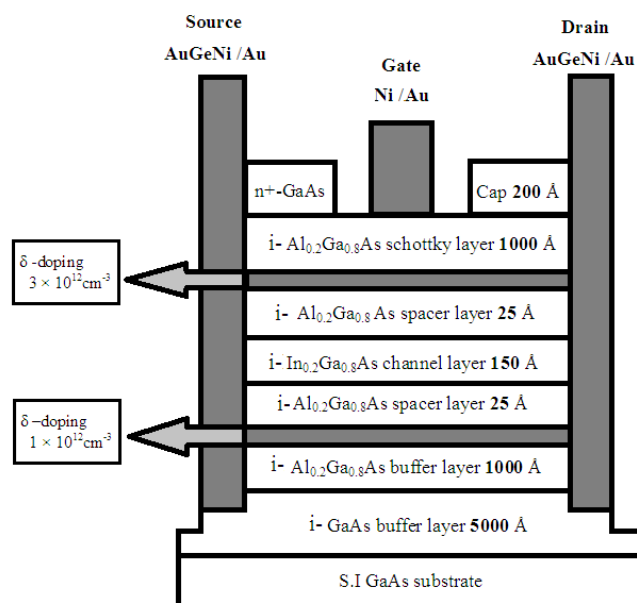
元件結構與製程

3-1 元件結構

圖 3-1 為傳統使用鎳/金做為閘極材料的樣本 A(Sample A)結構圖。圖 3-2、3-3 為使用不同的場極板長度(L_{FP})以及閘極長度(L_G)的 Γ -閘極金屬-氧化物-半導體高電子遷移率電晶體的樣本 B 和樣本 C(Sample B 和 Sample C)結構圖。三個樣本的詳細資料如表 3-1。

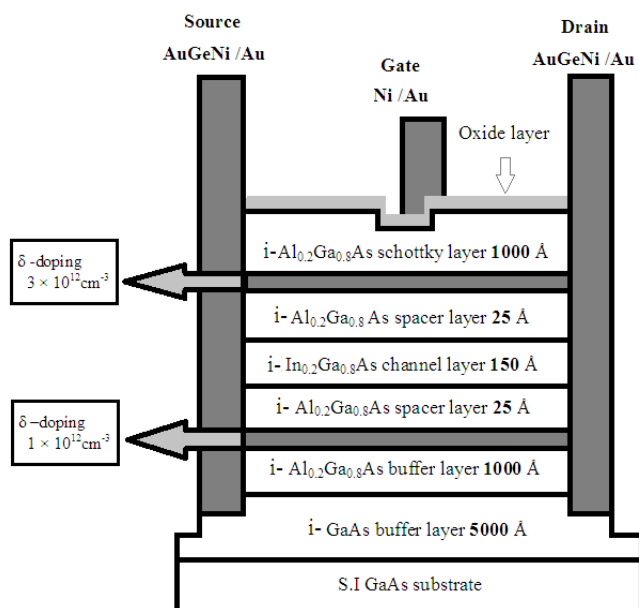
length	Sample A	Sample B	Sample C
L_G (μm)	1.2	0.8	0.6
L_{FP} (μm)	0	0.4	0.6

表 3-1 各個樣本的閘極長度(L_G)與場極板長度(L_{FP})



閘極尺寸： $1.2 \times 100 \mu\text{m}^2$

圖 3-1 樣本 A 的截面圖

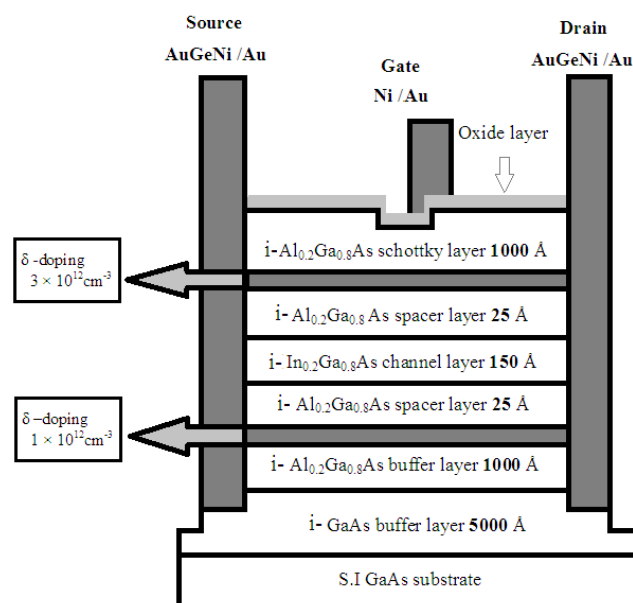


樣本 B

閘極長度：0.8 μm

場極板長度：0.4 μm

圖 3-2 樣本 B 的截面圖



樣本 C

閘極長度：0.6 μm

場極板長度：0.6 μm

圖 3-3 樣本 C 的截面圖

以往砷化鋁鎵/砷化鎵鎵/砷化鎵 pHEMT 是用有機金屬化學氣相沉積 (MOCVD) 的方式磊晶。如圖 3-1 為使用鎳/金做為閘極材料的樣本 A，以(100)方向的半絕緣砷化鎵做為基板，結構包括以下幾層：

- (1) 5000 Å 未摻雜的砷化鎵緩衝層
- (2) 1000 Å 未摻雜的 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ 緩衝層
- (3) 矽下層 δ 摻雜 ($1 \times 10^{12} \text{ cm}^{-2}$) 載子提供層
- (4) 25Å 未摻雜的 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ 隔離層
- (5) 150Å 未摻雜的 $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ 通道層
- (6) 25Å 未摻雜的 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ 隔離層
- (7) 矽上層 δ 摻雜 ($3 \times 10^{12} \text{ cm}^{-2}$) 載子提供層
- (8) 1000Å 未摻雜的 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}$ 蕭特基層
- (9) 200Å 摻雜矽 ($4 \times 10^{18} \text{ cm}^{-2}$) 的 n^+ -砷化鎵覆蓋層

然而二次閘極凹陷及臭氧層則是在去除覆蓋層後成長。因此，我們針對傳統使用鎳/金做為閘極材料以及 Γ -閘極金屬-氧化物-半導體高電子遷移率電晶體做比較。

3-2 元件製程

製作樣本時，我們使用標準的光微影蝕刻技術形成圖案。為了保持晶圓乾淨，晶圓必須置入有丙酮的超音波震盪器清洗，之後使用去離子水沖洗乾淨，並在每一個步驟前使用高純度的氮氣將晶片吹乾。製程步驟如圖3-4、圖3-5、圖3-6所示，大致可以分為四個步驟：

- (1) 樣本定位
- (2) 高台絕緣
- (3) 源極和汲極的金屬化
- (4) 閘極蕭特基接觸形成

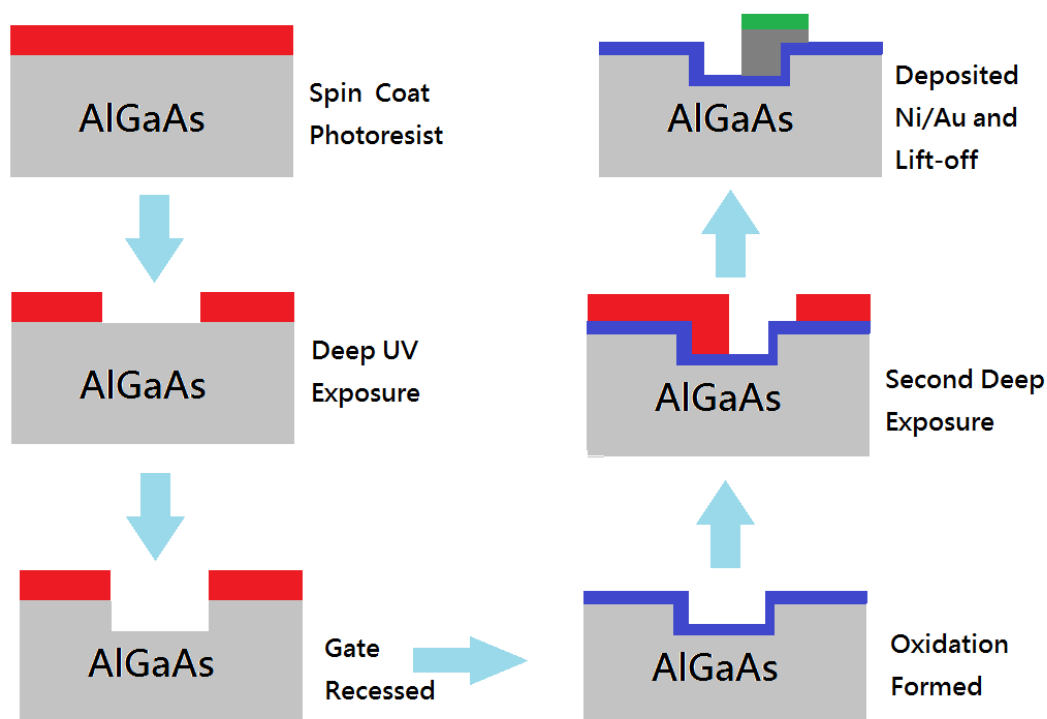


圖 3-4 Γ -閘極製作流程

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
 砷化鋁鎵/砷化銻鎵擬晶式高電子遷移率電晶體之研製

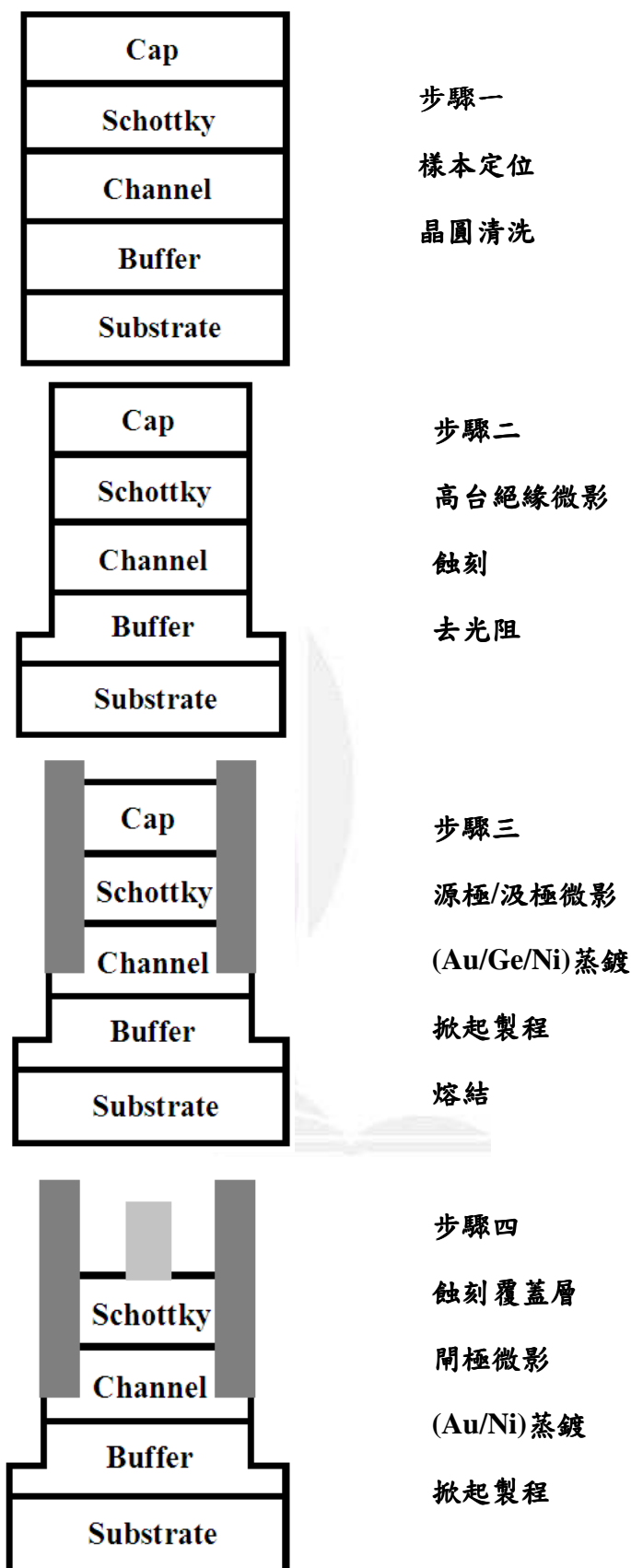


圖 3-5 實驗製程步驟

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
 砷化鋁鎵/砷化銻鎵擬晶式高電子遷移率電晶體之研製

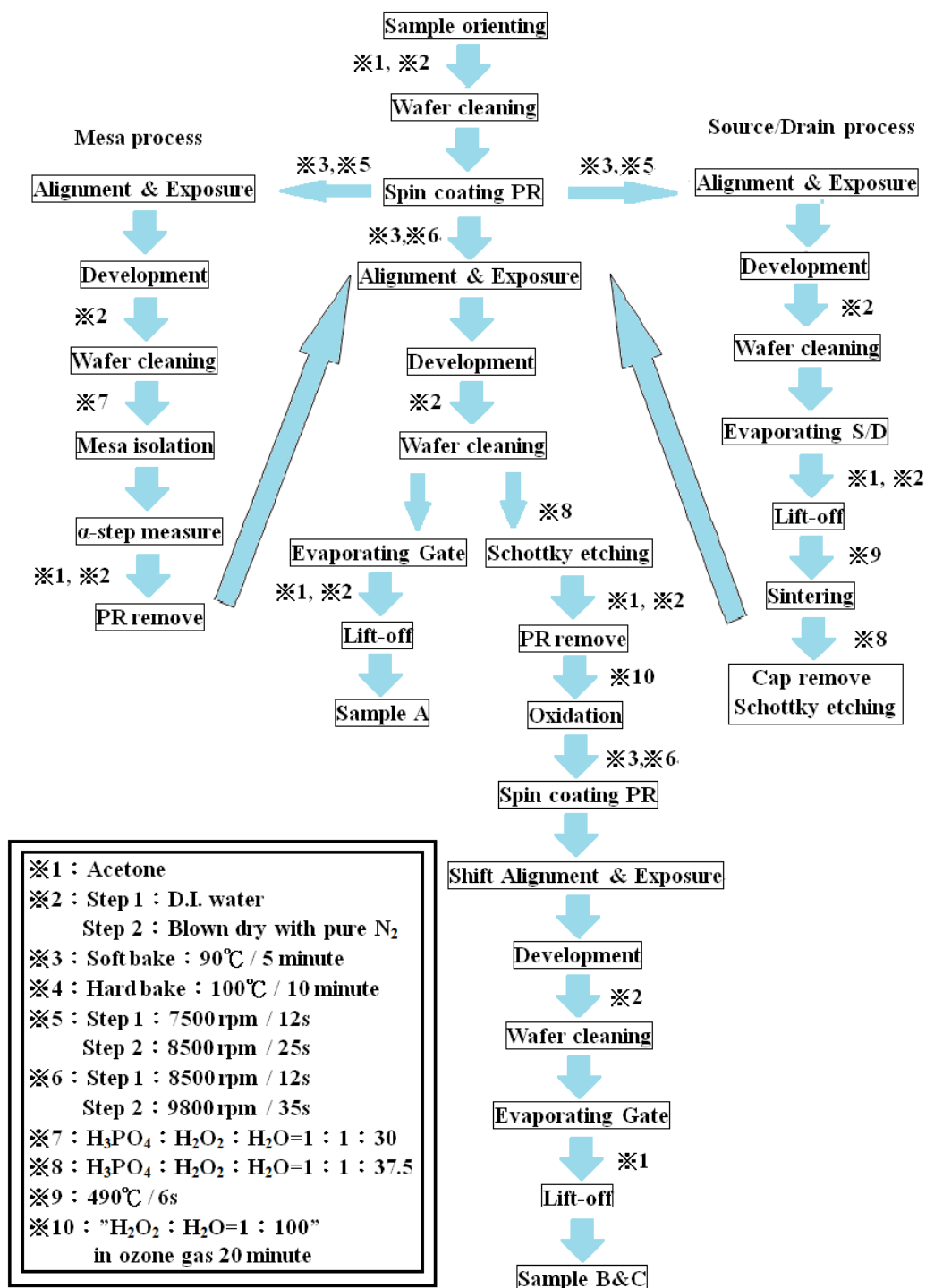


圖 3-6 詳細的製程步驟

3-2-1 樣本定位

在高台絕緣的過程中，閘極方向必須平行於主軸的橢圓形圖案，防止掀起製程去光阻時產生開路。因此，我們選擇閘極為(100)方向和高台蝕刻(011)方向。

3-2-2 高台絕緣

高台絕緣的目的是用來減少漏電流，如果沒有漏電流，我們可以得到更好的夾止特性。晶圓被光阻FH -6400L覆蓋後，軟烤溫度 90°C 維持五分鐘。之後把高台圖案微影至樣本上，並硬烤溫度 100°C 維持十分鐘。然後使用濕式化學蝕刻溶液($\text{H}_3\text{PO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O}=1 : 1 : 30$)，蝕刻到砷化鎵層和砷化銦鎵層接面。為了確保高台絕緣時，元件已被蝕刻到緩衝層或基板，使用 α 波來檢查蝕刻時間與蝕刻深度之間的關係，蝕刻率約為1秒 24\AA 。

高台絕緣的主要步驟如下：

- (1) 烘烤脫水
- (2) 上光阻
- (3) 旋轉塗佈
- (4) 軟烤(曝光前)
- (5) 曝光
- (6) 顯影
- (7) 硬烤
- (8) 蝕刻
- (9) 移除光阻

3-2-3 源極和汲極的金屬化

我們在超音波震盪器中加入丙酮清洗晶圓，然後用氨水($\text{NH}_4\text{OH} : \text{H}_2\text{O}=1:1$)去除表面的氧化層。晶圓被FH -6400L光阻覆蓋後，軟烤溫度 90°C 維持5分鐘。

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

之後使用光微影技術形成該電路的圖案。若在超音波震盪器中清洗 20 分鐘，可以將此部分金屬脫除，之後用去離子水清洗與高純度氮氣吹乾晶圓。金/鍍/鎳金屬合金的成分比例是 84:12:4，被使用在源極和汲極金屬連接，在壓力 $4 \times 10^{-6} \sim 5 \times 10^{-6}$ torr 下蒸鍍金(Au)，使接觸電阻下降。掀起製程是為了圖案和樣本在適當的溫度和時間中快速熱退火，而形成良好的歐姆接觸。熱退火參數為 6 秒 490°C 。源極與汲極金屬化的主要步驟如下：

- (1) 烘烤脫水
- (2) 上光阻
- (3) 旋轉塗佈
- (4) 軟烤(曝光前)
- (5) 曝光
- (6) 顯影
- (7) 蒸鍍
- (8) 掀起製程
- (9) 合金形成
- (10) 熱退火



3-2-4 閘極蕭特基接觸形成

我們在超音波震盪器中加入丙酮清洗晶圓，然後用氨水($\text{NH}_4\text{OH} : \text{H}_2\text{O}=1:1$)去除表面的氧化層。在蒸鍍閘極金屬之前，使用濕式化學蝕刻溶液($\text{H}_3\text{PO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O}=1 : 1 : 37.5$)除去覆蓋層，蝕刻到砷化鋁鎵層形成閘極凹槽，蝕刻率約為 1 秒 18\AA 。如果沒有完全除去覆蓋層，則會有平行傳導效應。因為使用源極與汲極的金屬做為光罩，節省光微影蝕刻技術的步驟。藉由閘極光罩打開閘極凹槽，並蒸鍍鎳/金在砷化鋁鎵層上做為蕭特基閘極，最後經過掀起製程後，HEMTs 元件就完成了，並可進行直流特性的量測。主要步驟跟源極與汲極的金屬化的步

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銻鎵擬晶式高電子遷移率電晶體之研製

驟大同小異，但沒有合金形成和熱退火。閘極蕭特基接觸形成的主要步驟如下：

- (1) 蝕刻閘極凹槽
- (2) 上光阻
- (3) 旋轉塗佈
- (4) 軟烤(曝光前)
- (5) 曝光
- (6) 顯影
- (7) 蒸鍍
- (8) 掀起製程

3-2-5 臭氧水處理(樣本 B 與樣本 C)

在源極和汲極電極沉積、熱退火、光微影製程與二次閘極凹陷後，使用濕式化學蝕刻溶液($\text{H}_3\text{PO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 4 : 4 : 150$)除去覆蓋層。將樣本浸泡在臭氧水中進行氧化。將源極和汲極作為蝕刻光罩，進行選擇性氧化在砷化鋁鎵蕭特基層的表面和側壁形成氧化膜。此外，在源極和汲極電極間表面鈍化時，可定義閘極區域。最後，藉由鎳/金的金屬合金與掀起製程過程來定義閘極電極。在閘極尺寸為 $1.2 \times 100 \mu\text{m}^2$ ，和源極-汲極距離為 $7 \mu\text{m}$ 的狀況下來研究 pHEMTs。

氧化系統中包含在室溫一大氣壓下操作的 Welsbach T-816 臭氧產生器、過氧化氫溶液。臭氧氣體濃度在約為 17.7 p.p.m.時，注入過氧化氫溶液形成臭氧水。臭氧水製程的氧化率大約為 1nm/min。因此，在室溫中將元件浸泡於臭氧水 10 分鐘，將會得到最良好的表面平整度。

3-2-6 Γ -閘極蕭特基接觸(樣本 B 與樣本 C)

在形成氧化層與塗上光阻後，我們將圖案進行稍微的偏移。將元件曝曬於強烈的紫外光下，我們使用蒸鍍機進行掀起製程，並用鎳/金填滿空缺。如圖 3-5 所示，為 Γ -閘極形成過程。在閘極圖案中，樣本 B(樣本 C)的元件閘極長度為 $0.8\mu\text{m}$ ($0.6\mu\text{m}$)以及寬度為 $100\mu\text{m}$ 。



第四章

實驗結果與探討

4-1 霍爾量測

我們將樣品切成棒狀，作各個磊晶層的霍爾量測，並算出載子濃度和遷移率。霍爾量測是在磁場 5000G、溫度 300K 下對樣本進行量測，為了得到較精確的結果，必須滿足以下條件：

- (1) 接觸點必須在樣品的周圍
- (2) 接觸點需夠小
- (3) 樣品的厚度必須是均勻的
- (4) 樣品的表面只能有一個接觸點

霍爾量測的結果如表 4-1 所示，傳統元件二維電子雲濃度(n_s) $4.37 \times 10^{12} \text{ cm}^{-2}$ 和載子遷移率(μ_n) $4030 \text{ cm}^2 (\text{V}\cdot\text{S})^{-1}$ ，而經過臭氧水處理 10 分鐘的元件二維電子雲濃度(n_s) $4.45 \times 10^{12} \text{ cm}^{-2}$ 和載子遷移率(μ_n) $4100 \text{ cm}^2 (\text{V}\cdot\text{S})^{-1}$ 。比較兩種元件的量測結果，發現二維電子雲濃度(n_s)增加，是因為氧化層鈍化，進而降低表面狀態密度，而且使電子在二維電子雲的通道中空乏[24]-[25]。

Treatment	Sheet Resistivity (ohm/sq)	Mobility ($\text{cm}^2/\text{V}\cdot\text{s}$)	Sheet concentration (cm^{-2})	$\mu_n \times n_s$ (1/V-s)
Without ozone water treatment	354.3	4030	4.37×10^{12}	1.76×10^{16}
With ozone water treatment for 10 minutes	341.1	4100	4.45×10^{12}	1.82×10^{16}

表 4-1 元件霍爾量測結果

4-2 直流特性

在溫度 300K 時，樣本 A、B、C 元件的閘極尺寸分別為 $1.2 \times 100 \mu\text{m}^2$ 、 $0.8 \times 100 \mu\text{m}^2$ 、 $0.6 \times 100 \mu\text{m}^2$ ，而源極和汲極間的距離皆為 $7 \mu\text{m}$ ，並使用 KEITHLEY 4200 來量測元件的直流特性。

4-2-1 電流電壓特性

圖 4-1、4-2、4-3 分別為樣本 A、B、C 共源極汲極電流密度(I_{DS})對源極-汲極電壓(V_{DS})的特性圖。圖中是在室溫下 $V_{GS(\text{max})}$ 由 0.5V 至 -3V 以 -0.5V/step 量測。圖 4-4 為比較樣本 A、B、C 電流與電壓間的特性曲線，顯然這三個樣本都具有良好的飽和及夾止特性。

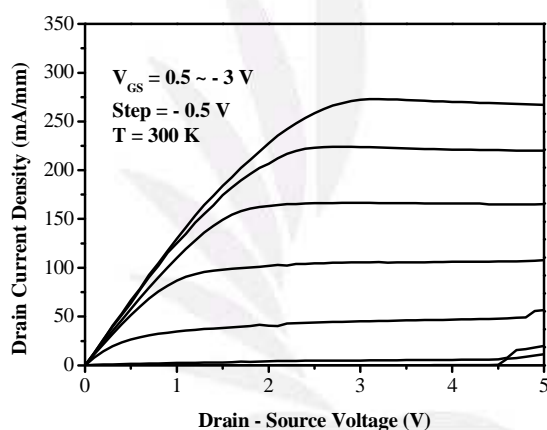


圖 4-1 樣本 A 在溫度 300K 的電流電壓特性曲線

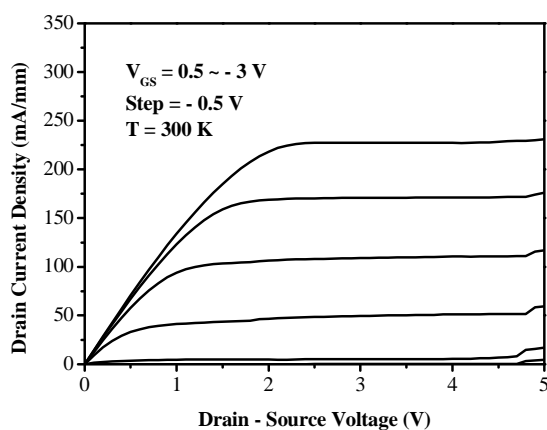


圖 4-2 樣本 B 在溫度 300K 時的電流電壓特性曲線

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
 砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

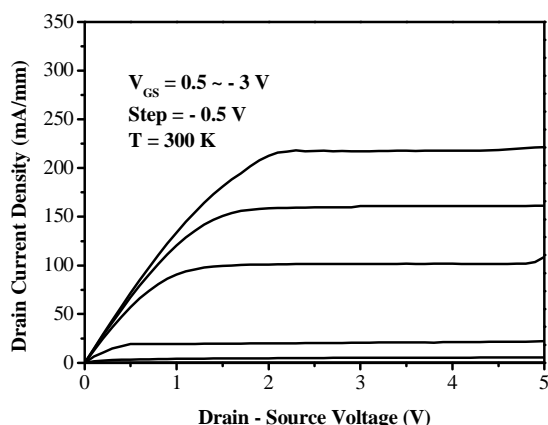


圖 4-3 樣本 C 在溫度 300K 時的電流電壓特性曲線

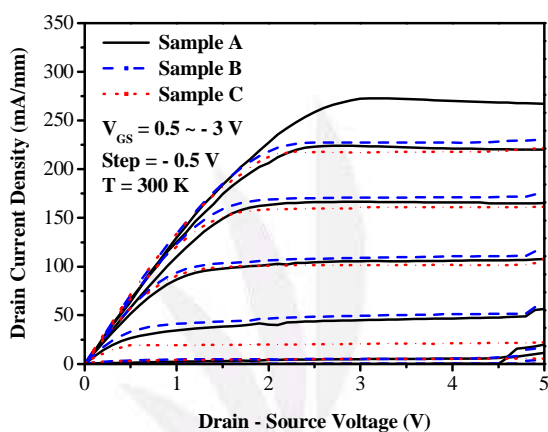


圖 4-4 AlGaAs/InGaAs pHEMTs 在溫度 300K 的電流電壓特性曲線比較

4-2-2 外質轉導特性

圖 4-5、4-6、4-7 分別為使用 $V_{DS}=3.5V$ ，量測樣本 A、B、C 的外質轉導(g_m)和飽和汲極電流密度(I_{DS})。在圖 4-8 中，比較這三個樣本的 g_m 和 I_{DS} 。如表 4-2 所示，列出三個樣本的最大飽和電流密度($I_{DSS, max}$)跟最大轉導值($g_{m, max}$)，我們可以看出樣本 B、C 有較大的外質轉導值。

Characteristics	Sample A	Sample B	Sample C
$I_{DSS, max}$ (mA/mm)	331	339	350
$g_{m, max}$ (mS/mm)	115	129	137
V_{th} (V)	-2	-1.4	-1.2

表 4-2 元件的飽和汲極電流密度、最大轉導值、臨界電壓

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銻鎵擬晶式高電子遷移率電晶體之研製

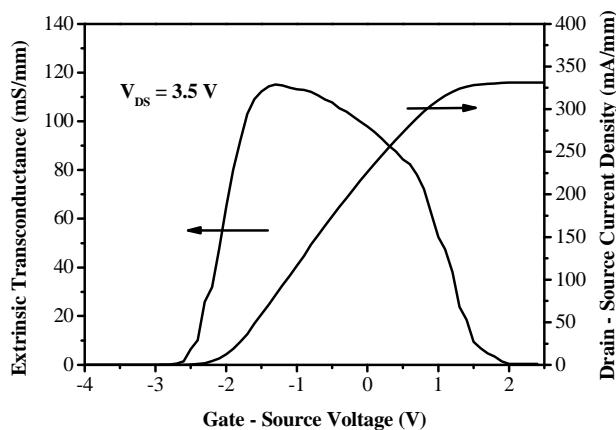


圖 4-5 樣本 A 在溫度 300K、 $V_{DS}=3.5\text{V}$ 的外質轉導和汲極飽和電流密度

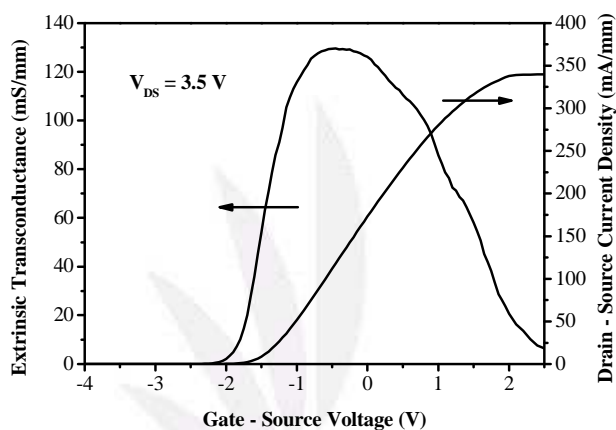


圖 4-6 樣本 B 在溫度 300K、 $V_{DS}=3.5\text{V}$ 的外質轉導和汲極飽和電流密度

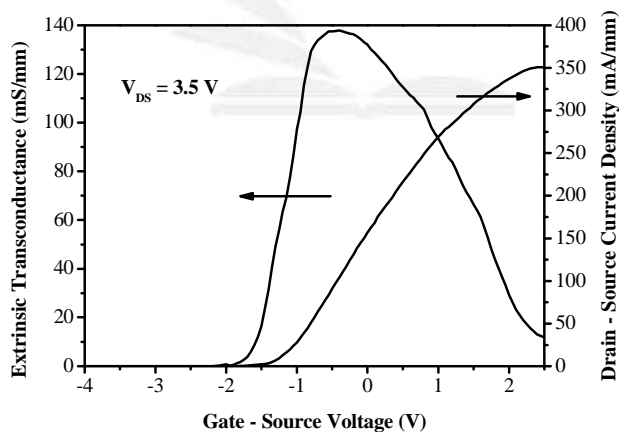


圖 4-7 樣本 C 在溫度 300K、 $V_{DS}=3.5\text{V}$ 的外質轉導和汲極飽和電流密度

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
 砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

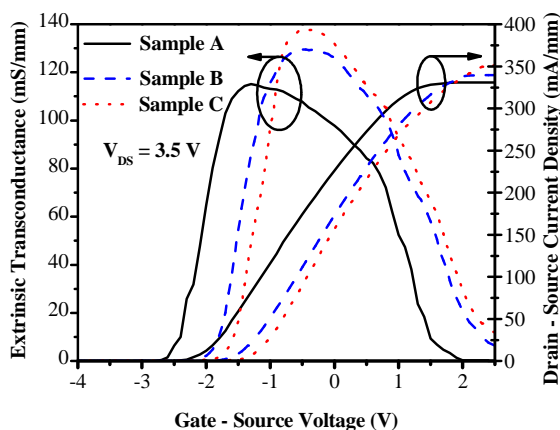


圖 4-8 AlGaAs/InGaAs pHEMTs 在溫度 300K、 $V_{DS}=3.5V$ 的

外質轉導和汲極飽和電流密度比較

我們定定義臨界電壓為當汲極電流密度為零時的電壓值，臨界電壓值的公式可近似式子(4-1)[25]:

$$V_{th} = \frac{\phi_B}{q} - \frac{\Delta E_c}{q} - \frac{n_{2DEG}(d + \Delta d)}{\epsilon} \quad (4-1)$$

其中 Φ_B 是蕭特基位能障的高度， ΔE_c 是蕭特基層和砷化銦鎵通道之間的導電帶不連續，而 $(d + \Delta d)$ 是閘極和二維電子雲之間的有效距離。臨界電壓值列於表 4-2。從表 4-2 中發現樣本 A 的臨界電壓值比樣本 B、C 小，是因為鈍化效果使氧化層抑制蕭特基層和通道層界面的二維電子雲濃度。

4-2-3 兩端崩潰電壓特性

圖 4-9 顯示樣本 A、B、C 在室溫下的崩潰電壓(BV_{GD})和順偏導通電壓(V_{on})特性。我們定義兩端崩潰電壓為閘極電流與閘極寬度比(I_{GS}/W)達到 1mA/mm 時的閘極電壓。

Characteristics	Sample A	Sample B	Sample C
BV_{GD} (V)	- 13.6	- 30.3	- 31
V_{on} (V)	0.6	0.7	0.7

表 4-3 元件的兩端崩潰電壓特性

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
 砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

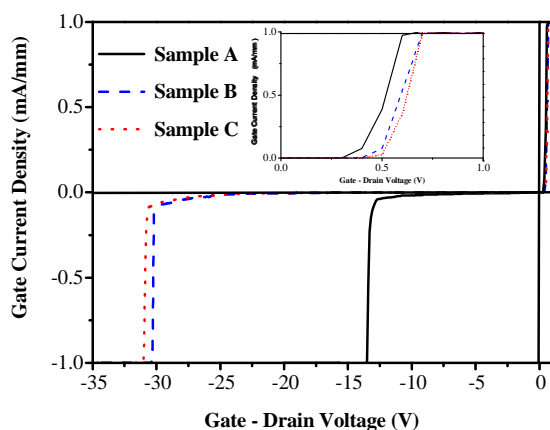


圖 4-9 AlGaAs/InGaAs pHEMTs 在溫度 300K 的兩端崩潰電壓比較

表 4-3 顯示樣本 B、C 比樣本 A 有較大的閘/汲極兩端崩潰電壓，是由於樣本 B、C 有較高的蕭特基位能障高度。崩潰電壓為蕭特基位能障高度和表面漏電流的函數。顯然，經過臭氧水處理後，崩潰特性有很大的提升。

4-2-4 三端崩潰電壓特性

圖 4-10 顯示樣本 A、B、C 在室溫下的三端崩潰電壓特性。我們定義三端崩潰電壓為汲極電流與閘極寬度比(I_{DS}/W)為 1mA/mm 時的汲源極電壓。

Characteristics	Sample A	Sample B	Sample C
BV_{DS} (V)	5.4	7.9	8.5

表 4-4 元件的三端崩潰電壓特性

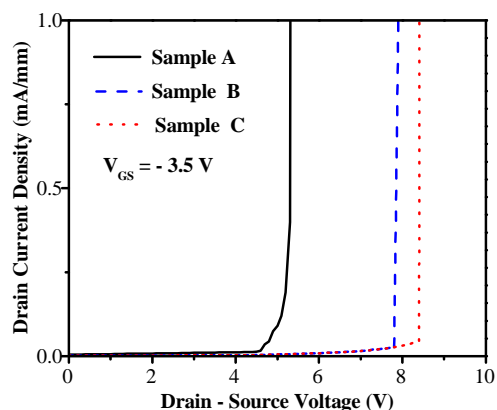


圖 4-10 AlGaAs/InGaAs pHEMTs 在溫度 300K 的三端崩潰電壓比較

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

表 4-4 顯示樣本 B、C 比樣本 A 有較大的三端崩潰電壓，有下列三種原因：(1)MOS 結構提供較好的閘極絕緣特性；(2) 改善表面特性和鈍化汲/源極電極以減少表面漏電流；(3)在閘/汲極形成場極板結構，有效的抑制最大電場所產生的衝擊游離效應 [26]。

4-2-5 輸出轉導特性

圖 4-11 顯示樣本 A、B、C 的外質轉導、輸出轉導及電壓增益特性。我們定義本質電壓增益為：

$$A_V = g_m \cdot r_o = \frac{g_m}{g_d} \quad (4-2)$$

如表 4-5 所示，樣本 A、B、C 在 $V_{DS}=3.5V$ 下量測到的外質轉導、輸出轉導及電壓增益。由於減少表面陷阱能階，導致樣本 B、C 的輸出轉導值低於樣本 A。此外，樣本 C 比樣本 B 有較低的輸出轉導值，是因為增加了場極板長度，使樣本 C 能達到高輸出阻抗、低輸出轉導和高電壓增益。因此，在飽和區的低輸出轉導可以提供更高的輸出阻抗，有利於電壓增益和降低負載效應。

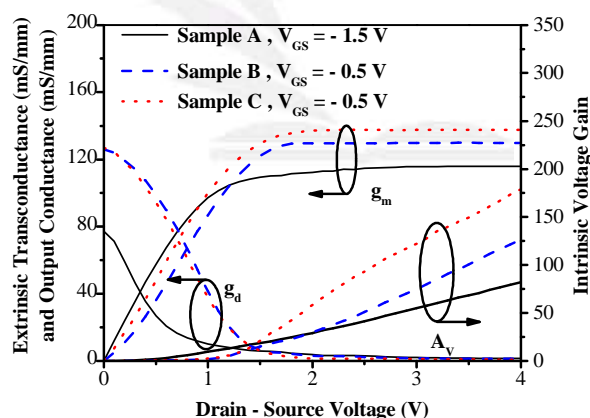


圖 4-11 AlGaAs/InGaAs pHEMTs 在溫度 300K 的外質轉導、輸出轉導、電壓增益對於汲極電壓的比較

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
 砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

Characteristics	Sample A	Sample B	Sample C
g_m (mS/mm)	115	129	137
g_d (mS/mm)	1.46	1.35	0.75
A_v	82	126.2	178.8

表 4-5 元件在 $V_{DS}=3.5V$ 時的外質轉導、輸出轉導及電壓增益

4-2-6 電容電壓特性

圖 4-12 顯示樣本 A 金屬-絕緣層-半導體和樣本 B 金屬-氧化物-半導體在頻率 1MHz 時量測的電容電壓特性。樣本 B 砷化鋁鎵層上蝕刻 3nm 後，沉積 10nm 厚的氧化層。然後各別在樣本 A、B 的陽極上沉積面積 $8000\mu m^2$ 的鎳/金，而陰極的形成過程和源極、汲極一樣。樣本 B 在從空乏區到聚集區的轉移過程，可以使用樣本 A 來檢驗在鈍化之後的界面品質。

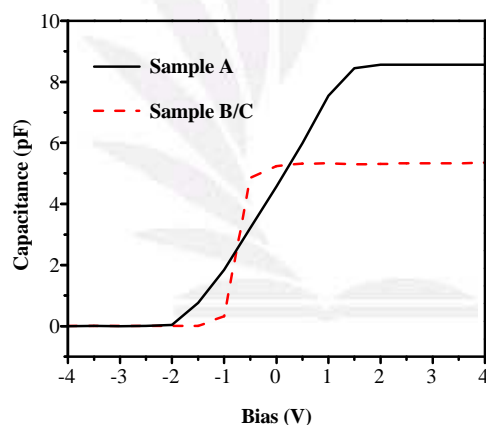


圖 4-12 樣本 A、B、C 的電容電壓特性曲線比較

4-3 射頻特性

我們使用 HP8510B 網路與 HP8517B 參數 S 串接探針，來測量元件在頻率範圍 0.2 到 50GHz 時的微波特性。並規定所有的樣本閘極尺寸為 $1.2 \times 200\mu m^2$ 、源極到汲極的距離為 $7\mu m$ 。並使用標準晶圓的方法來消除接合寄身。現在業界使用的 HP Eesof Touchstone 模擬裝置是利用 S 參數去分析。像是使用小訊號電流增

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
 砷化鋁鎵/砷化銻鎵擬晶式高電子遷移率電晶體之研製

益 H_{21} 的內插法，求得在 0dB 時的截止頻率 f_T 。或是使用最大功率增益(MAG)的內插法取得最大震盪頻率 f_{max} 。因此 f_T 和 f_{max} 可被寫成下列方程式：

$$f_T \approx \frac{g_m}{2\pi(C_{GS} + C_{GD})} \quad (4-3)$$

$$f_{max} \approx \frac{f_T}{2[G_0(R_G + R_S) + 2\pi C_{GD}]^{1/2}} \quad (4-4)$$

Characteristics	Sample A	Sample B	Sample C
f_T (GHz)	10.9	13.3	14.4
f_{max} (GHz)	19.3	26.8	35.3

表 4-6 元件在閘極尺寸 $1.2 \times 200 \mu m^2$ 下的 f_T 和 f_{max}

圖 4-13、4-14、4-15 分別顯示樣本 A、B、C 的電流增益、截止頻率 f_T 、最大震盪頻率 f_{max} 。截止頻率、最大震盪頻率的所有值都在偏壓 $V_{DS}=3.5V$ 下量測，匯整於表 4-6。樣本 C 因為使用臭氧水製程，能夠降低表面懸浮鍵和電容，因此擁有較高的截止頻率和最大震盪頻率。

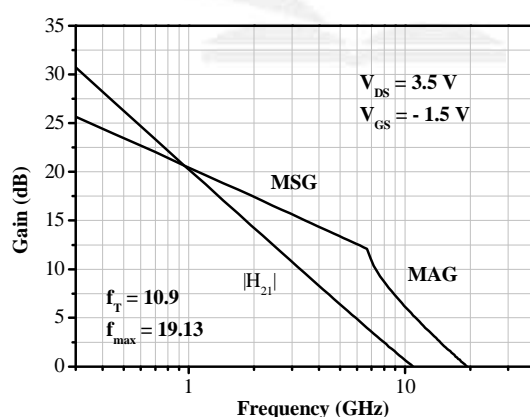


圖 4-13 樣本 A 在 $V_{DS}=3.5V$ 、閘極尺寸 $1.2 \times 200 \mu m^2$ 的射頻特性

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
 砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

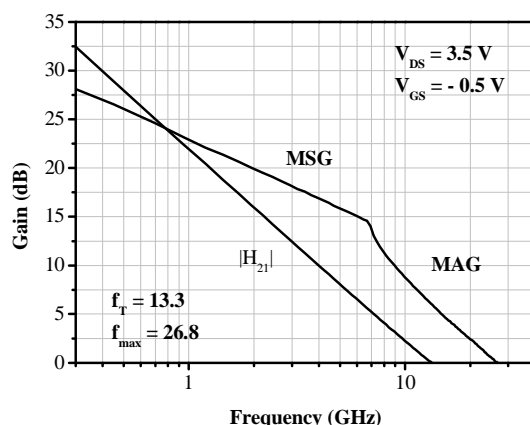


圖 4-14 樣本 B 在 $V_{DS}=3.5V$ 、閘極尺寸 $1.2 \times 200 \mu m^2$ 的射頻特性

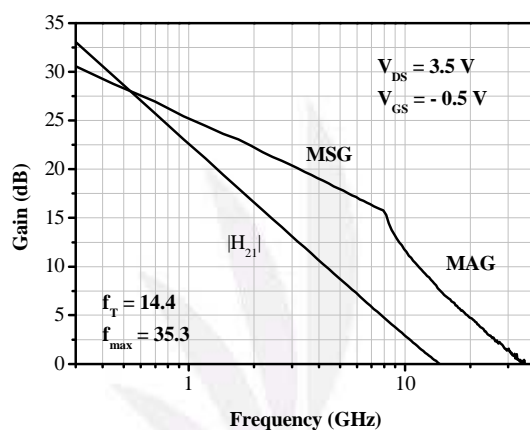


圖 4-15 樣本 C 在 $V_{DS}=3.5V$ 、閘極尺寸 $1.2 \times 200 \mu m^2$ 的射頻特性

4-4 功率特性

我們假設功率特性是輸入直流功率轉變為輸出交流功率的速率，並使用簡單方法來進行量測。透過使用兩個調整器和含有功率檢測器的帶通濾波器，使源極阻抗和負載匹配，確保在基本頻率下能夠量測到正確的功率。對於 AB 類放大器操作，樣本偏壓在趨近於夾止狀態時，附加功率效率方程式可寫成：

$$\eta_{add} = \frac{P_{out} - P_{in}}{P_{DC}} \times 100\% \quad (4-5)$$

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

Characteristics	Sample A	Sample B	Sample C
P.A.E.(%)	24.4	31.7	35
P_{out} (dBm)	10.64	13.81	14.9
G_s (dB)	8.88	9.82	11.5

表 4-7 元件在頻率 2.4GHz 的功率表現

Characteristics	Sample A	Sample B	Sample C
P.A.E.(%)	16.2	26.5	28
P_{out} (dBm)	10.1	13.29	14
G_s (dB)	6.45	7.69	8.7

表 4-8 元件在頻率 5.8GHz 的功率表現

微波負載挽式功率特性在頻率 2.4GHz、5.8GHz 量測到。圖 4-16 和 4-17 顯示附加功率效率、輸出功率和功率增益，這些特性不利於輸入功率，在閘極尺寸 $1.2 \times 200 \mu\text{m}^2$ 和頻率 2.4GHz、5.8GHz。表 4-7、4-8 彙整在 $V_{DS} = 3.5\text{V}$ 、頻率為 2.4GHz、5.8GHz 時，量測到的附加功率效率、輸出功率和功率增益。由表 4-7、4-8 可得知，樣本 C 因為擁有較大的崩潰電壓，使其附加功率效率、相對應的輸出功率和相對應的功率增益都大於其他樣本。

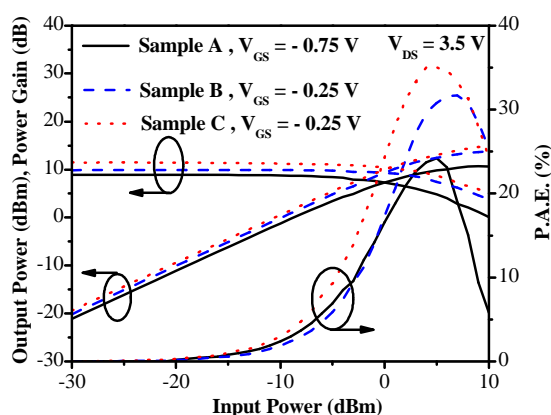


圖 4-16 樣本 A、B、C 在頻率 2.4 GHz 的輸出功率、功率增益、附加功率效率
對於輸入功率的特性比較

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
 砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

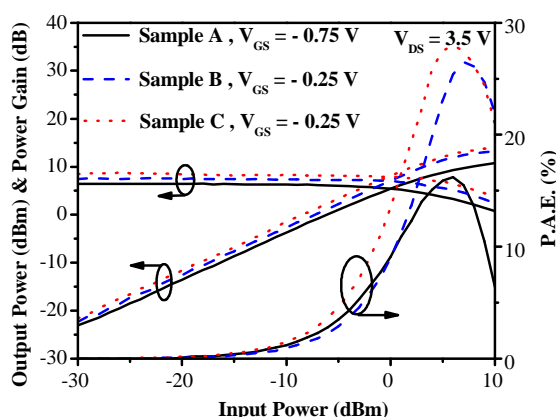


圖 4-17 樣本 A、B、C 在頻率 5.8 GHz 的輸出功率、功率增益、附加功率效率
 對於輸入功率的特性比較

4-5 雜訊特性

圖 4-18 顯示最小雜訊(NF_{min})和相對應的增益，不利於頻率在閘極尺寸為 $1.2 \times 200 \mu m^2$ 。雜訊特性是由 HP85122A 機台在頻率 1~6GHz 下量測的。因為轉導值和雜訊相關，當轉導值增加時雜訊就會下降。所以當表面陷阱能階減少時，會有更高的汲極電流，此時最佳偏壓點會有更高的轉導值和最小的雜訊特性。

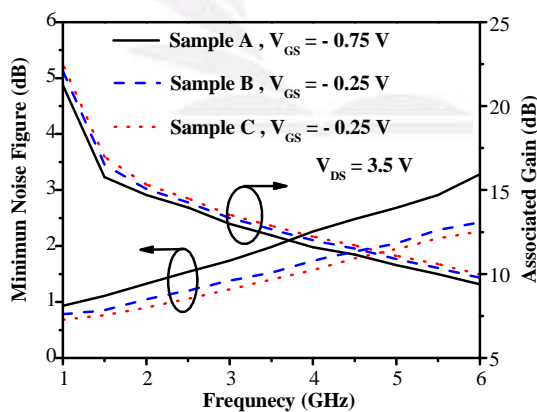


圖 4-18 樣本 A、B、C 的最小雜訊和聯合功率增益對於頻率的特性比較

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
 砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

Characteristics		Sample A	Sample B	Sample C
NF _{min} (dB)	2.4GHz	1.5	1.1	0.9
	5.8GHz	3.1	2.4	2.1
Associated gain(dB)	2.4GHz	14	14.3	14.6
	5.8GHz	9.6	9.8	10.1

表 4-9 元件在頻率 2.4GHz、5.8GHz 的雜訊表現

最小雜訊方程式可寫成：

$$NF_{\min} \approx 1 + 2\pi f KC_{gs} \sqrt{\frac{R_s + R_g}{g_m}} \quad (4-6)$$

表 4-9 顯示出最小雜訊(NF_{min})和相對應的增益對我們研究的元件頻率不利。從式子(4-6)可以發現，因為臭氧水氧化造成表面鈍化，使表面陷阱能階減少，所以樣本 B、C 相較於樣本 A 具有較高的轉導值。

4-6 低頻雜訊特性

低頻雜訊嚴重影響元件在微波上的應用。低頻雜訊的量測進一步解釋了閃爍雜訊和不同製程兩者的關係，半導體的表面對於低頻雜訊的測量上非常敏感。汲極端的電壓雜訊經由 Agilent 35670A 放大，而輸出端接在半導體參數解析儀 HP4145B，頻率設定為 1Hz~100KHz。偏壓在 V_{DS}=3.5V 以及 I_{DS}=100mA/mm 時，使用低頻雜訊測量得知各種元件的低頻雜訊，其中元件的串聯電阻影響低頻雜訊最深。因此在相同的 I_{DS} 偏壓點，使用不同的處理程序，對於閃爍雜訊特性相當重要。如圖 4-19 顯示，樣本 B、樣本 C 相較於樣本 A 擁有較低的雜訊。

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銻鎵擬晶式高電子遷移率電晶體之研製

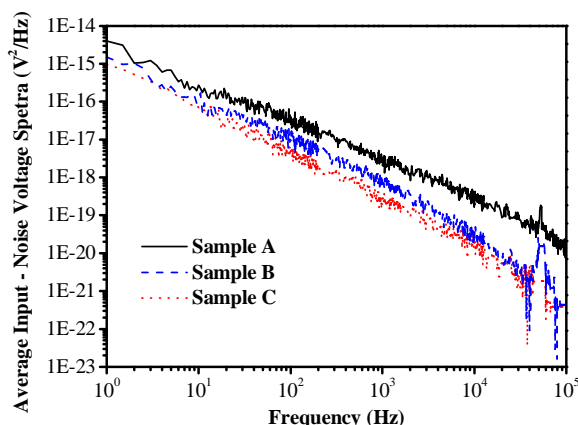


圖 4-19 樣本 A、B、C 的低頻雜訊特性比較

閃爍雜訊是由於閘極氧化層和半導體界面間，存在著許多懸浮鍵，導致有額外能階，當電荷載子於界面移動時，某些載子將被隨機捕捉然後以此能階態釋放，使得汲極電流產生閃爍雜訊，可有此得知界面的乾淨度有所改善。

4-7 變溫特性

在變溫特性方面，我們量測並比較外質轉導、崩潰電壓特性，所有樣本在溫度 300K~450K 的特性變化。

4-7-1 電流電壓特性

如圖 4-20、4-21、4-22 分別顯示樣本 A、B、C 在溫度 300K~450K 時，共源極汲極電流密度(I_{DS})和汲源極電壓(V_{DS})特性。從圖中可以明顯的觀察到三個樣本都有良好的夾止特性，這是因為砷化鋁鎵/砷化銻鎵緩衝層能夠有效的降低電子注入基板和抑制閘極漏電流。

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銻鎵擬晶式高電子遷移率電晶體之研製

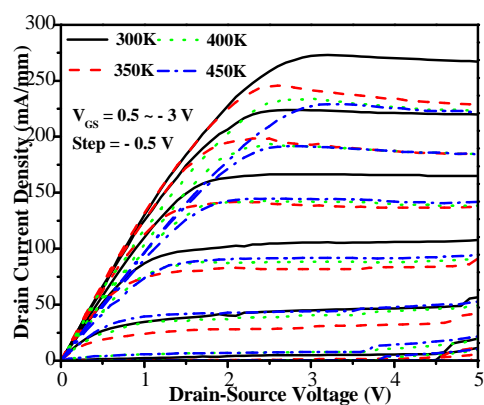


圖 4-20 樣本 A 在溫度 300K ~ 450 K 的電流電壓特性曲線

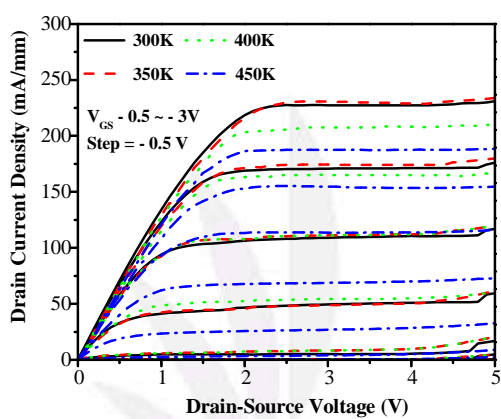


圖 4-21 樣本 B 在溫度 300K ~ 450 K 的電流電壓特性曲線

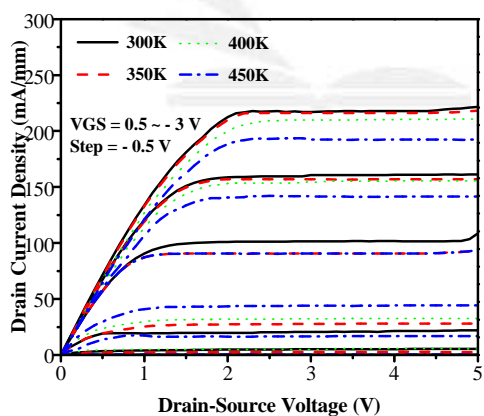


圖 4-22 樣本 C 在溫度 300K ~ 450 K 的電流電壓特性曲線

4-7-2 外值轉導特性

如圖 4-23、4-24、4-25 分別顯示樣本 A、B、C 在溫度 300K~450K 下和 $V_{DS}=3.5V$ 時，外質轉導(g_m)和飽和汲極電流密度(I_{DS})特性。當溫度上升時最大外質轉導($g_{m,max}$)下降，這是因為汲極電流密度(I_{DS})減少的關係 [27]。如圖 4-26、4-27 顯示，汲極電流密度(I_{DS})和最大外質轉導($g_{m,max}$)在高溫時下降。圖 4-28 指出在 $V_{DS}=3.5V$ 時，臨界電壓(V_{th})特性圍繞著溫度變化(300K~450K)。

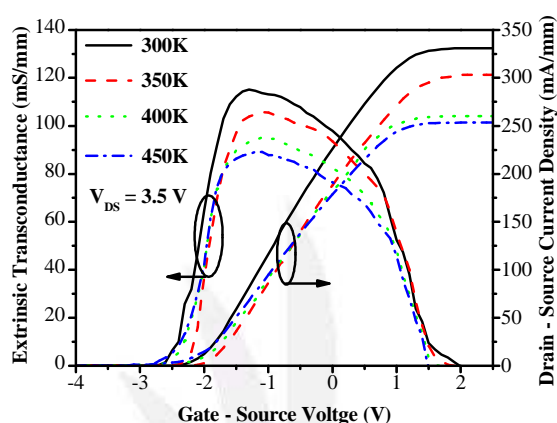


圖 4-23 樣本 A 在溫度 300K ~ 450 K 的外質轉導和汲極飽和電流密度

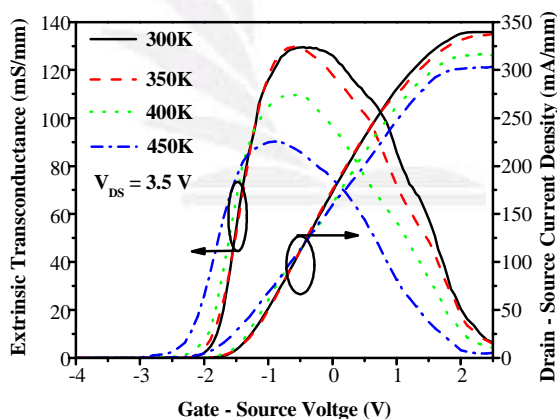


圖 4-24 樣本 B 在溫度 300K ~ 450 K 的外質轉導和汲極飽和電流密度

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
 砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

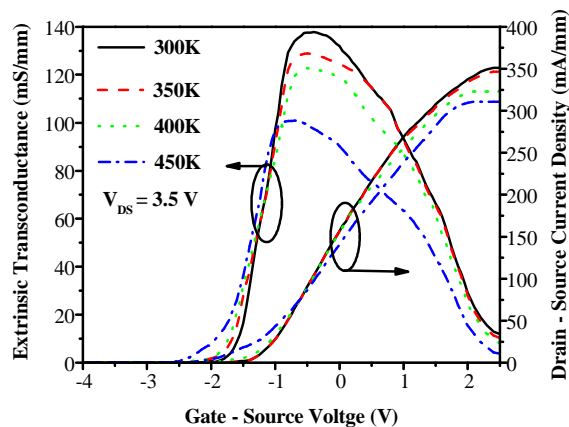


圖 4-25 樣本 C 在溫度 300K ~ 450 K 的外質轉導和汲極飽和電流密度

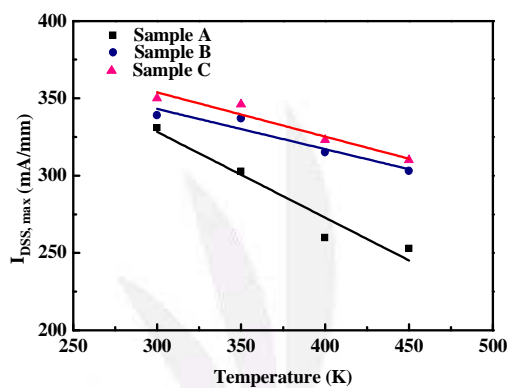


圖 4-26 AlGaAs/InGaAs pHEMTs 的最大汲極電流密度和溫度的關係圖

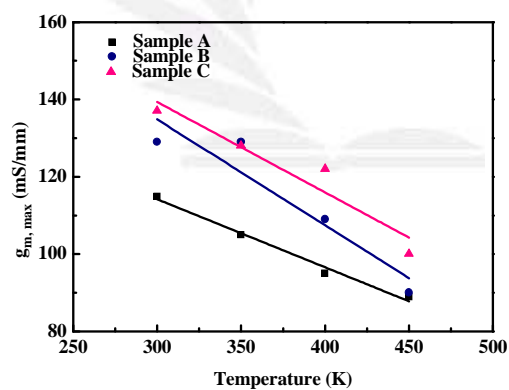


圖 4-27 AlGaAs/InGaAs pHEMTs 的外質轉導和溫度的關係圖

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銦鎵擬晶式高電子遷移率電晶體之研製

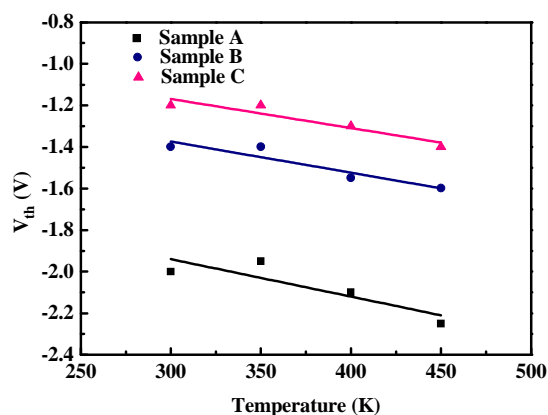


圖 4-28 AlGaAs/InGaAs pHEMTs 的臨界電壓和溫度的關係圖

4-7-3 兩端崩潰電壓特性

如圖 4-29、4-30、4-31 分別顯示樣本 A、B、C 在溫度 300K~450K 下的變溫特性和兩端崩潰電壓特性。在良好的蕭特基狀態和利用特殊結構侷限載子，使元件具有較高的崩潰電壓和反向閘極漏電流的提升。

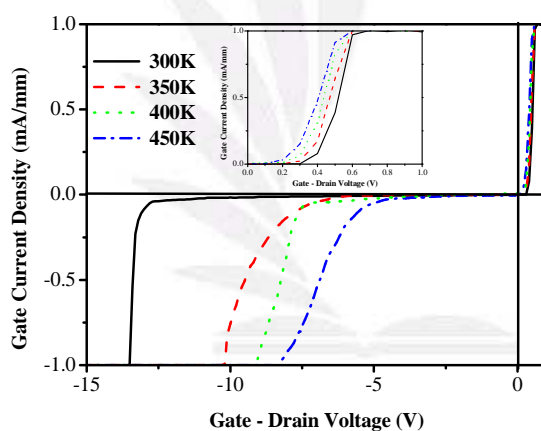


圖 4-29 樣本 A 在溫度 300K ~ 450 K 的閘/汲極兩端崩潰電壓特性

具有不同 Γ -閘極偏移結構金屬-氧化物-半導體
砷化鋁鎵/砷化銻鎵擬晶式高電子遷移率電晶體之研製

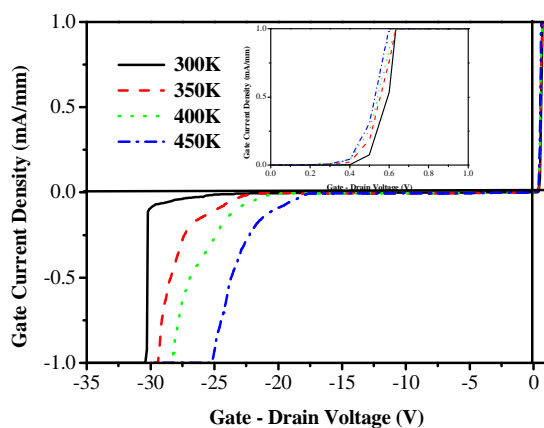


圖 4-30 樣本 B 在溫度 300K ~ 450 K 的閘/汲極兩端崩潰電壓特性

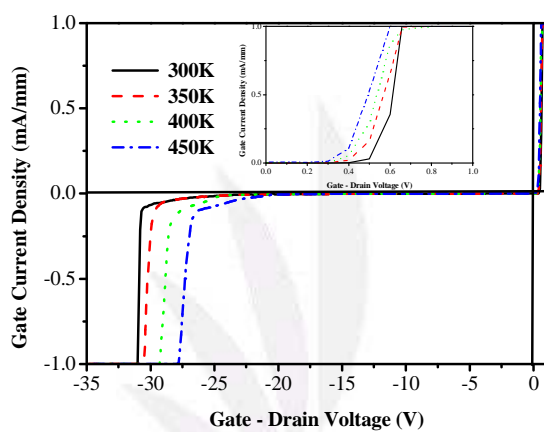


圖 4-31 樣本 C 在溫度 300K ~ 450 K 的閘/汲極兩端崩潰電壓特性

第五章

結論

在本專題中，砷化鋁鎵/砷化銻鎵 Γ -閘極金屬-氧化物-半導體高電子遷移率電晶體，使用臭氧水製程和平移曝曬法已被成功的製造並探討。當閘極長度減少時，在閘/汲極區域形成場極板結構，並同時探討汲源極的表面閘極鈍化。蕭特基閘極結構在奈米尺寸下的氧化層厚度，擁有高品質、低界面密度的特性，能夠有效降低閘極漏電流。 Γ -閘極金屬-氧化物-半導體高電子遷移率電晶體有效的改善崩潰特性、電壓增益及微波特性，適合用於高線性、高功率的 MMIC 應用。



參考文獻

- [1] T. Kaho, Y. Yamaguchi, and K. Uehara, “A Compact K/Ka-band Transceiver MMIC Using GaAs 3D-MMIC Technology”, *Microwave Conference Proceedings*, pp. 822-825, 2010.
- [2] T. Tokumitsu, M. Hirano, K. Yamasaki, C. Yamaguchi, K. Nishikawa, and M. Aikawa, “Highly Integrated Three-Dimensional MMIC Technology Applied to Novel Masterslice GaAs- and Si-MMIC’s”, *IEEE Journal of Solid-State Circuits*, vol. 32, no. 9, pp. 1334-1341, 1997.
- [3] J. G. Yang and K. Yang, “Ka-Band 5-Bit MMIC Phase Shift Using InGaAs PIN Switching Diodes”, *IEEE Microwave and Wireless Components Letters*, vol. 21, no. 3, pp.151-153, 2011.
- [4] J. B. Scott, T. S. Low, S. Cochran, B. Keppeler, J. Staroba, and B. Yeats, “New Thermocouple-Based Microwave/Millimeter-Wave Power Sensor MMIC Techniques in GaAs”, *IEEE Transactions on Microwave Theory and Techniques*, vol. 59, no. 2, pp. 338-344, 2011.
- [5] C. Florian, P. A. Traverso, and F. Filicori, “The Charge-Controlled Nonlinear Noise Modeling Approach for the Design of MMIC GaAs-pHEMT VCOs for Space Applications”, *IEEE Transactions on Microwave Theory and Techniques*, vol. 59, no. 4, pp. 901-912, 2011.
- [6] K. W. Lee, N. Y. Yang, M. P. Hong, and Y. H. Wang “Improved breakdown voltage and impact ionization in InAlAs/InGaAs metamorphic high-electron-mobility transistor with a liquid phase oxidized InGaAs gate”, *Applied Physics Letters*, vol. 87, p. 2635011, 2005.
- [7] M. Takebe, K. Nakamura, N.C. Paul, K. Iiyama, and S. Takamiya, “GaAs-MISFETs With Insulating Gate Films Formed by Direct Oxidation and

- by Oxinitridation of Recessed GaAs Surfaces”, *IEEE Transactions on Electron Devices*, vol. 51, no. 3, p. 311, 2004.
- [8] C. B. Demclo, D. C. Hall, G. L. Snider, D. Xu, G. Kramer, and N. E. Zein, “High electron mobility InGaAs-GaAs field effect transistor with thermally oxidized AlAs gate insulator”, *IEEE Electron Device Letters*, vol. 36, no. 1, p. 84, 2000.
- [9] D. H. Kim, H. H. Noh, S. S. Choi, J. H. Lee, and K. S. Seo, “Passivation Study for In_{0.4}AlAs/In_{0.65}GaAs HEMTs by UHV RPECVD grown SiN_x Dielectrics and their impact on I-V kink & low-frequency dispersion phenomena”, in *Proc. Int. Conf. Indium Phosphide and Related Materials*, p. 354, 2004.
- [10] P. D. Ye, G. D. Wilk, B. Yang, J. Kwo, H.-J. L. Gossmann, M. Hong, K.K. Ng, and J. Bude, “Depletion-mode InGaAs metal-oxide-semiconductor field-effect transistor with oxide gate dielectric grown by atomic-layer deposition”, *Applied Physics Letters*, vol. 84, p. 434, 2004.
- [11] P. A. Parikh, S. S. Shi, J. Ibbettson, E. L. Hu, and U. K. Mishra, “Hydrogenation of GaAs MISFETs with Al₂O₃ as the gate insulator”, *IEEE Electron Letters*, vol. 32, no.18, p. 1724, 1996.
- [12] K. W. Lee, N. Y. Yang, M. P. Hong, and Y. H. Wang “Improved breakdown voltage and impact ionization in InAlAs/InGaAs metamorphic high-electron-mobility transistor with a liquid phase oxidized InGaAs gate”, *Applied Physics Letters*, vol. 87, p. 2635011, 2005.
- [13] Y. Ando and T. Itoh, “Accurate Modeling for Parasitic Source Resistance in Two-Dimensional Electron Gas Field-Effect Transistors,” *IEEE Transactions on Electron Devices*, vol. 36, p. 1036, 1989.
- [14] K. T. Alavi, D. M. Shaw, and P. J. “Duval Evolution of T-Shaped Gate Lithography for Compound Semiconductors Field-Effect Transistors“, *IEEE*

Transactions on Semiconductor Manufacturing, vol. 16, no. 3, p. 365, 2003.

- [15] H. R. Chen, M. K. Hsu, S. Y. Chiu, W. T. Chen, G. H. Chen, Y. C. Chang, and W. S. Lour, "InGaP/InGaAs Pseudomorphic Heterodoped Channel FETs With a Field Plate and a Reduced Gate Length by Splitting Gate Metal", *IEEE Electron Device Letters*, vol. 27, p. 12, 2006
- [16] G. M. Metzger, J. F. Bass, and T. T. Lee, "A Dielectric-Defined Process for the Formation of T-Gate Field-Effect Transistors", *IEEE Microwave and Guided Wave Letters*, vol. 1, p. 3, 1991.
- [17] K. S. Lee, Y. S. Kim, K. T. Lee, and Y. H. Jeong, "Process for 20 nm T gate on $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}/\text{In}_{0.2}\text{Ga}_{0.8}\text{As}/\text{GaAs}$ epilayer using two-step lithography and zigzag foot", *Journal of Vacuum Science & Technology B*, vol. 24, p. 4, 2006.
- [18] Fazal Ali and Alitya Gupta, "HEMTs and HBTs; Devices, Fabrication, and Circuits", p.82.
- [19] J. C. Huang, M. Zaitlin, W. Hoke, M. Adlerstein, P. Lyman, P. Saledas, G. Jackson, E. Tong, and G. Flynn, "A high-gain, low-noise 1/2- μm pulse-doped pseudomorphic HEMT", *IEEE Electron Device Letters*, vol. 10, p. 511, 1989.
- [20] A. Fathimulla, J. Abrahams, T. Loughran, and H. Hier, "High performance InAlAs/InGaAs HEMTs and MESFETs", *IEEE Electron Device Letters*, vol. 28, no. 19, p. 1849, 1992.
- [21] S. R. Bahl and J. A. del Alamo, "Elimination of mesa sidewall gate leakage in InAlAs/InGaAs HFETs", *IEEE Transactions on Electron Devices*, vol. 13, no. 4, p. 195, 1992.
- [22] S. R. Bahl, M. H. Leary, and J. A. del Alamo, "Mesa sidewall gate leakage in InAlAs/InGaAs HFETs", *IEEE Transactions on Electron Devices*, vol. 39, no. 9, p. 2037, 1992.
- [23] G. I. Ng, W. P. Hong, D. Pavlidis, M. Tutt, P. K. Bhattacharya, "Characteristics

- of stained InGaAs/InAlAs HEMT with optimized transport parameters”, *IEEE Electron Device Letters*, vol. 9, no. 9, p. 439, 1988.
- [24] S. R. Bahl, B. R. Bennett, J. A. Alamo, “Doubly stained InAlAs/n-InGaAs HFET with high breakdown voltage”, *IEEE Electron Device Letters*, vol. 14, no. 1, p. 22, 1993.
- [25] Y. Pei, K. J. Vampola, Z. Chen, R. Chu, S. P. DenBaars, and U. K. Mishra, “AlGaN/GaN HEMT with a Transparent Gate Electrode”, *IEEE Electron Device Letters*, vol. 30, no. 5, pp. 439-441, 2009.
- [26] C. S. Lee, S. H. Yang, and M. Y. Lin, “ Γ -Gate MOS-HEMTs by Methods of Ozone Water Oxidation and Shifted Exposure”, *IEEE Electron Device Letters*, vol. 32, no. 2, pp. 152-154, 2011.
- [27] W. C. Liu, W. L. Chang, W. S. Lour, S. Y. Cheng, Y. H. Shie, J. Y. Chen, W. C. Wang, H. J. Pan, “Temperature-dependent investigation of a high-breakdown voltage and low-leakage current $\text{In}_{0.49}\text{Ga}_{0.51}\text{As}/\text{In}_{0.15}\text{Ga}_{0.85}\text{As}$ pseudomorphic HEMT”, *IEEE Electron Device Letters*, vol. 20, p. 274, 1998.
- [28] C. S. Lee, M. Y. Lin, B. Y. Chou, W. C. Hsu, H. Y. Liu, C. S. Ho, and Y. N. Lai, “Investigations on $\text{Al}_{0.2}\text{Ga}_{0.8}\text{As}/\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ MOS-pHEMTs with Different Shifted Γ -Gate Structures,” *ECS Journal of Solid State Science and Technology*, vol.1(1), pp.Q1~Q5, 2012-07. (SCI)