

建造平行的最佳前置電路

林彥君 劉君耕

國立台灣科技大學 電子工程研究所
yclin@et.ntust.edu.tw

摘要

前置運算是對 n 個輸入值 x_1, x_2, \dots, x_n 與具結合性的二元運算 \otimes ，求得 n 個前置值 $x_1 \otimes x_2 \otimes \dots \otimes x_i$ ， $1 \leq i \leq n$ 。由於前置計算的應用很廣泛，所以已有許多前置運算的電路被設計出來。任一前置電路 $D(n)$ 的深度 $d(D(n))$ 與運算節點數 $s(D(n))$ 滿足 $d(D(n)) + s(D(n)) \geq 2n - 2$ 。若 $d(D(n)) + s(D(n)) = 2n - 2$ ，則稱 $D(n)$ 為深度-節點數最佳的前置電路。前置電路的運算節點數愈小，則所需的積體電路面積就愈小；深度愈小，則輸出的速度愈快。而節點的扇出愈小，則所需的積體電路面積會愈小，速度也愈快。在本論文中，我們導出一個運算節點數的下限，並且建造出節點數最佳的平行前置電路 $W(n)$ 。這個電路被用於建造兩個深度-節點數最佳的平行前置電路 $M(n)$ 及 $M4(n)$ 。其中 $M(n)$ 具無限扇出，而 $M4(n)$ 的扇出為 4。在大部分的情況下， $M(n)$ 的深度不會比以前的前置電路之深度大。雖然 $d(M4(n)) \geq d(M(n))$ ，由於 $M4(n)$ 的扇出比 $M(n)$ 的小，因此 $M4(n)$ 所需的積體電路面積會較小，而且 $M4(n)$ 的速度可能不遜於 $M(n)$ 。

關鍵詞：平行前置運算，扇出，節點數最佳，深度-節點數最佳，積體電路

1. 簡介

前置運算 (prefix computation) 是對 n 個輸入值 x_1, x_2, \dots, x_n 與具結合性的 (associative) 二元運算 \otimes ，求得 n 個前置值 $x_1 \otimes x_2 \otimes \dots \otimes x_i$ ， $1 \leq i \leq n$ 。前置運算可以用於解決許多問題 [1, 4, 6, 8, 13, 15]，例如，迴圈的平行化 (loop parallelization)，多項式的求值 (evaluation of polynomials)，線性遞迴求解 (solution of linear recurrences) 及序列排序 (list ranking) 等等。因此，已經有許多的相關研究，並有許多前置運算的組合電路 (combinational circuits)，稱為前置電路 (prefix circuits)，被設計出來 [2, 3, 5, 7-12, 14]。利用組合電路的模式來研究平行計算，至少有歷史上、教學上與實作上的意義 [1]。

前置電路中包括有輸入節點 (input node)、輸出節點 (output node)、運算節點 (operation node) 與複製節點 (duplication node)。輸入節點將值輸入此電路，它的扇入 (fan-in) 為 0，扇出 (fan-out) 為 1。輸出節點將此電路運算出的結果輸出，它的扇入為 1，扇出為 0。運算節點將兩輸入值作 \otimes 運算並將其結果輸出，它的扇入為 2，扇出至少為 1。而複製節點將其輸入值輸出給其他節點，它的扇入為 1，扇出至少為 2。我們稱輸入個數為 n 的前置電路為 n -輸入前

置電路。在本論文中除了特別說明外，所討論的前置電路皆為 n -輸入。此外，我們用 $i:j$ 表示 $x_i \otimes x_{i+1} \otimes \dots \otimes x_j$ 的運算結果，其中 $i < j$ ；同時，我們也用 $i:i$ 表示 x_i 。

前置電路可以用一有向非循環圖 (directed acyclic graph) 來表示。圖 1 為循序 (serial) 前置電路 $S(n)$ ，其中垂直線分別稱為 line 1、line 2、...、line n 。垂直線的上端為輸入節點，下端為輸出節點，而線上的黑點代表運算節點。至於複製節點，因為它的扇入為 1，扇出至少為 2，所以無需特別標示也可看出。例如，line 1 在 level 0 有一個複製節點。因為輸入節點與輸出節點也很容易看出來，所以不用特別標明。在本論文中所有電路傳輸都是由上而下，此後不再特別說明。

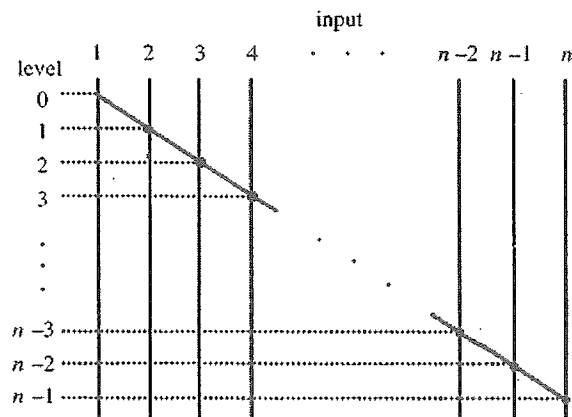


圖 1. 循序 (serial) 前置電路 $S(n)$

在此篇論文中，我們用 $s(D(n))$ 代表 n -輸入的前置電路 $D(n)$ 中運算節點的總數。此外，定義 $D(n)$ 的深度為 $D(n)$ 中任一條有向路徑 (directed path) 上的運算節點數之最大值，用 $d(D(n))$ 表示。因為 $d(D(n)) + s(D(n)) \geq 2n - 2$ ，所以若 $d(D(n)) + s(D(n)) = 2n - 2$ ，則稱 $D(n)$ 為深度-節點數最佳的 (depth-size optimal) 前置電路 [14]。我們將深度-節點數最佳的前置電路簡稱為最佳前置電路。例如，圖 1 中 $S(n)$ 有 $n - 1$ 個運算節點，並且此電路的深度為 $n - 1$ ，所以 $d(S(n)) + s(S(n)) = 2n - 2$ ，亦即 $S(n)$ 為最佳前置電路。

前置電路的運算節點數愈小，則所需的積體電路面積就愈小；深度愈小，則輸出的速度愈快。此外，通常運算節點所佔的面積比複製節點大得多，所以我們在計算節點數時，僅考慮運算節點的個數。

如果節點的扇出不是常數，而是 n 的函數，則稱此節點具無限扇出 (unbounded fan-out)。一個前置

電路的扇出等於電路中最大的節點扇出。因此，前置電路中如果存在一個具無限扇出的節點，則此電路具無限扇出。節點的扇出愈大，所需的積體電路面積愈大，並且輸出的速度也愈慢[16]。

Ladner與Fischer設計了深度為最小值 $\lceil \lg n \rceil$ 及運算節點數小於 $4n$ 的非最佳前置電路，並且提出了前置電路中深度與運算節點數的關係；當深度增加時，運算節點數將會減少[7]。Brent與Kung設計了 n 為2的冪次方的非最佳平行前置電路，其扇出為2且深度為 $2 \lg n - 1$ [2]。Fich導出了前置電路的運算節點數之上限(upper bound)及下限(lower bound)值，其中 n 為2之冪次方[5]。Snir證明了任一前置電路 $D(n)$ ，其 $d(D(n)) + s(D(n)) \geq 2n - 2$ ，而且也證明存在一族群具無限扇出的最佳平行前置電路，其深度範圍為 $\max(2 \lceil \lg n \rceil - 2, \lceil \lg n \rceil)$ 至 $n - 1$ [14]；我們稱在此族群中最小深度之前置電路為 $SN(n)$ 。Lakshminarayanan、Yang與Dhall也提出了一族群無限扇出的最佳前置電路，其深度介於 $2 \lceil \lg n \rceil - 3$ 與 $2 \lceil \lg n \rceil - 6$ 之間[8, 9]；我們稱在此族群中最小深度之前置電路為 $LYD(n)$ 。Lin設計了一族群扇出為2的最佳平行前置電路，依不同的 n 值，其深度範圍為 $2 \lfloor \lg n \rfloor$ 至 $n - 1$ 或 $2 \lfloor \lg n \rfloor - 1$ 至 $n - 1$ [10]。Lin與Shih也設計了具無限扇出的最佳前置電路 $SL(n)$ 與扇出最多為4的最佳前置電路 $F4(n)$ ；此二電路依不同的 n 值，其深度可能為 $2 \lceil \lg n \rceil - 5$ 、 $2 \lceil \lg n \rceil - 4$ 或 $2 \lceil \lg n \rceil - 3$ [11, 12]。

本論文建造具無限扇出的最佳平行前置電路 $M(n)$ 與扇出為4的最佳平行前置電路 $M4(n)$ 。 $M(n)$ 與 $M4(n)$ 分別會用到具無限扇出的 $P'(n)$ 電路及扇出最多為4的 $Q(n)$ 電路，並且都會用到一個節點數最佳的前置電路 $W(n)$ 。在第2節中，我們將介紹 $P'(n)$ 及 $Q(n)$ ，並且導出前置電路中運算節點數的下限(lower bound)及節點數最佳的前置電路之特性。第3節中，我們將會建造 $W(n)$ ，並利用 $P'(n)$ 與 $W(n)$ 造出 $M(n)$ 。第4節中，我們利用 $Q(n)$ 與 $W(n)$ 建造 $M4(n)$ 。第5節比較各種最佳前置電路，以突顯 $M(n)$ 與 $M4(n)$ 的優點。第6節則做最後的總結。

2. 分層式前置電路與節點數最佳的前置電路

在2.1節中，將介紹具無限扇出的 $P'(n)$ 電路。在2.2節中，將介紹扇出最多為4的 $Q(n)$ 電路。在2.3節中，將推導出前置電路中運算節點數的下限，及節點數最佳的前置電路的一些性質。此外，也將證明 $P'(n)$ 與 $Q(n)$ 都是節點數最佳的前置電路。

2.1. 具無限扇出的 $P'(n)$ 電路 [14]

在一前置電路中，level i 的所有運算節點之集合表示成

$$G_i = \{(x, y) \mid \text{line } y \text{ 在 level } i \text{ 有運算節點, 其左輸入來自 line } x \text{ 在 level } i - 1 \text{ 的節點}\}。$$

我們用 g_{ij} 來表示 G_i 中由左算起的第 j 個運算節點。以圖1為例， $G_2 = \{(2, 3)\}$ ， $g_{2,1} = (2, 3)$ 。此外，若 $(x, y) \in G_k$ ，則在level k 上相對應的運算節點可表示成 $(x, y)_k$ 。

當 $m = \lceil \lg n \rceil$ ，Snir用下面的節點定義分層式(layered)前置電路 $P(n)$ ：

$$G_t = \{(k2^t - 2^{t-1}, \min(n, k2^t)) \mid k = 1, 2, \dots, \lfloor (n-1)/2^t + 1/2 \rfloor\}, t = 1, \dots, m,$$

$$G_{m+t} = \{(k2^{m-t}, k2^{m-t} + 2^{m-t-1}) \mid k = 1, 2, \dots, \lfloor (n-1)/2^{m-t} - 1/2 \rfloor\}, t = 1, \dots, m-1。$$

圖2是 $P(10)$ ，它的運算節點有

$$G_1 = \{(1, 2), (3, 4), (5, 6), (7, 8), (9, 10)\},$$

$$G_2 = \{(2, 4), (6, 8)\},$$

$$G_3 = \{(4, 8)\},$$

$$G_4 = \{(8, 10)\},$$

$$G_5 = \phi,$$

$$G_6 = \{(4, 6)\},$$

$$G_7 = \{(2, 3), (4, 5), (6, 7), (8, 9)\}。$$

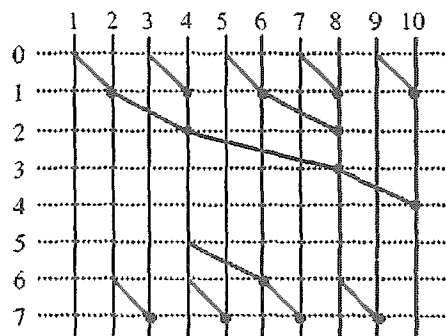


圖2. $P(10)$

我們可以將 $P(n)$ 中所有的節點儘可能地向輸入節點移動，並將複製節點與最近的運算節點作合併，即可建造出前置電路 $P'(n)$ 。例如，將圖2的 $P(10)$ 壓縮可得到如圖3所示之 $P'(10)$ ，其階層數由原來的7減少為4。

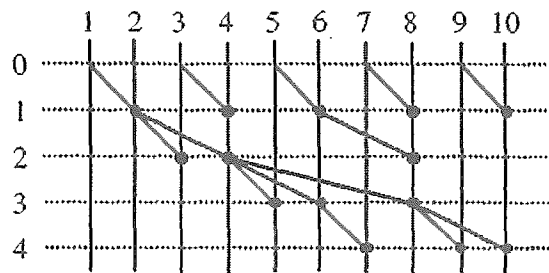


圖3. $P'(10)$

- 性質 2.1 [14]： $P(n)$ 的深度為
- | | |
|-----------------------|--|
| $\lceil \lg n \rceil$ | 當 $n \leq 5$ ， |
| $2r - 3$ | 當 $r \geq 3$ 且 $3 \times 2^{r-2} \leq n < 2^r$ ， |
| $2r - 4$ | 當 $r \geq 4$ 且 $2^{r-1} \leq n < 3 \times 2^{r-2}$ 。 |

2.2. 扇出最多為 4 的 $Q(n)$ 電路 [12]

在 $P(n)$ 的 level i 中， $m + 1 \leq i \leq 2m - 2$ ，定義 R 節點如下：

- 當 $5 \times 2^{r-3} < n < 3 \times 2^{r-2}$ 且 $n \geq 11$ ，令 $j = \lfloor (3 \times 2^{r-2} - 2)/2^{2r-i} - 1/2 \rfloor$ 。若 $j = \lfloor (n - 1)/2^{2r-i} - 1/2 \rfloor$ ，則 R 節點為 $(j2^{2r-i}, j2^{2r-i} + 2^{2r-i-1})_i$ ；否則 $j > \lfloor (n - 1)/2^{2r-i} - 1/2 \rfloor$ ，並且沒有 R 節點在 level i ；
- 當 $3 \times 2^{r-2} < n < 2^r$ 且 $n \geq 13$ ，令 $j = \lfloor (2^r - 2)/2^{2r-i} - 1/2 \rfloor$ 。若 $j = \lfloor (n - 1)/2^{2r-i} - 1/2 \rfloor$ ，則 R 節點為 $(j2^{2r-i}, j2^{2r-i} + 2^{2r-i-1})_i$ ；否則 $j > \lfloor (n - 1)/2^{2r-i} - 1/2 \rfloor$ ，並且沒有 R 節點在 level i 。

性質 2.2 [12]：令 G 為 $P(n)$ 中 level $m + 1$ 到 level $2m - 1$ 的所有節點之集合。將 G 中的節點按照下面的方式向上移動，即可建造出前置電路 $Q(n)$ ，其扇出最多為 4。

- 當 $2 \leq n \leq 7$ ，將所有的節點儘可能地向輸入節點移動，並將複製節點與最近的運算節點作合併，即可建造出前置電路 $Q(n)$ ；
- 當 $n \geq 8$ ，將分成下面五種情況來討論(其中 r 為整數)。

- 情況 1：當 $n = 2^{r-1}$ ，將 G 中的所有節點向上移一個 level；
- 情況 2：當 $2^{r-1} < n \leq 5 \times 2^{r-3}$ ，將 G 中的所有節點向上移三個 level；
- 情況 3：當 $5 \times 2^{r-3} < n < 3 \times 2^{r-2}$ ，將 R 節點向上移兩個 level，而 G 中其他的節點向上移三個 level；
- 情況 4：當 $3 \times 2^{r-2} < n < 2^r$ ，將 R 節點向上移一個 level，而 G 中其他的節點向上移兩個 level；
- 情況 5：當 $n = 3 \times 2^{r-2}$ ，將 G 中的所有節點向上移兩個 level。

$Q(n)$ 的深度為

- | | |
|-----------------------|--|
| $\lceil \lg n \rceil$ | 當 $n \leq 7$ ， |
| $2r - 4$ | 當 $r \geq 4$ 且 $2^{r-1} \leq n < 3 \times 2^{r-2}$ ， |
| $2r - 3$ | 當 $r \geq 4$ 且 $3 \times 2^{r-2} \leq n < 2^r$ 。 |

例如，由圖 2 的 $P(10)$ 可得到如圖 4 所示之 $Q(10)$ ，其階層數減少為 4。

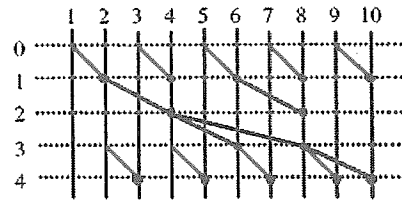


圖 4. $Q(10)$

2.3. 節點數最佳的前置電路

假設 $A(n_1)$ 及 $B(n_2)$ 為兩個前置電路，分別有 n_1 及 n_2 個輸入，則 $A(n_1)$ 及 $B(n_2)$ 可以合成一個具有 $n = n_1 + n_2 - 1$ 個輸入的前置電路 $C(n) = A(n_1) \circ B(n_2)$ [14]。合成方式是將 $A(n_1)$ 在 line n_1 上產生 $1:n_1$ 的運算節點與 $B(n_2)$ 中 line 1 的第一個複製節點合併。以圖 5 為例，是將 $A(4)$ 的 $g_{3,3}$ 與 $B(5)$ 中 line 1 在 level 3 上的複製節點合併，而得到 $C(8)$ 。前置電路的合成具有結合性 (associative)。

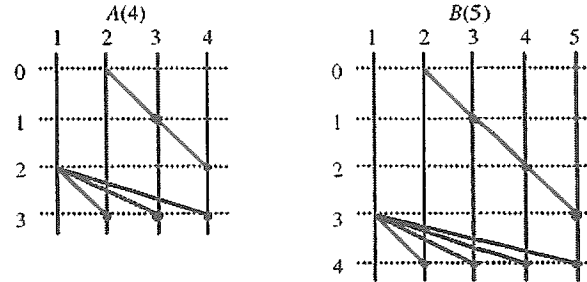


圖 5. 兩平行前置電路之合成， $C(8) = A(4) \circ B(5)$

性質 2.3 [14]：任一前置電路 $A(n)$ ，其 $s(A(n)) + d(A(n)) \geq 2n - 2$ 。

定理 2.4：若前置電路 $A(n)$ 的 line 1 在 level a 才有複製節點將 line 1 的輸入資料送至其他 line 的運算節點，且 line n 在 level b 得到 $1:n$ 的結果，則 $s(A(n)) \geq 2n - 2 + a - b$ 。

證明：令 $d(A(n)) = c$ 。建造前置電路 $B(m) = S(a + 1) \circ A(n) \circ S(c - b + 1)$ ，其中 $m = a + n + c - b$ ，則 $s(B(m)) = a + s(A(n)) + c - b$ 。由於 $A(n)$ 的 line 1 在 level a 才有複製節點，因此， $d(S(a + 1) \circ A(n)) = c$ ；且由於 $A(n)$ 的 line n 在 level b 得到 $1:n$ 的結果，因此， $d(S(a + 1) \circ A(n) \circ S(c - b + 1)) = c$ ，即 $d(B(m)) = c$ 。

若 $s(A(n)) < 2n - 2 + a - b$ ，則

$$\begin{aligned}
& s(B(m)) + d(B(m)) \\
& = a + s(A(n)) + c - b + c \\
& < a + 2n - 2 + a - b + 2c - b \\
& = 2m - 2
\end{aligned}$$

與性質 2.3 不符，故可知 $s(A(n)) \geq 2n - 2 + a - b$ 。
Q.E.D.

定義 2.5：若前置電路 $A(n)$ 的 line 1 在 level a 才有複製節點，line n 在 level b 得到 $1:n$ 的結果，且 $s(A(n)) = 2n - 2 + a - b$ ，則稱 $A(n)$ 為節點數最佳的 (size optimal) 前置電路。我們用 $SOPC(n, a, b)$ 來表示具有上述特性的前置電路。

定理 2.6：若 $A(n)$ 為 $SOPC(n, 0, b)$ ，且深度為 b ，則 $A(n)$ 為最佳前置電路。

證明： $s(A(n)) + d(A(n)) = 2n - 2 - b + b = 2n - 2$ 。
Q.E.D.

定理 2.7：若 $A(n_1)$ 與 $B(n_2)$ 分別為 $SOPC(n_1, a, b)$ 與 $SOPC(n_2, c, d)$ ，其中 $b \geq c$ ，則此二電路合成後為深度是 $\max(d(A(n_1)), d(B(n_2)) + b - c)$ 的 $SOPC(n_1 + n_2 - 1, a, b - c + d)$ 。

證明：因為 $A(n_1)$ 的 line n_1 在 level b 得到 $1:n_1$ 的結果，而 $B(n_2)$ 的 line 1 在 level c 就有複製節點，且 $b \geq c$ ，所以 $B(n_2)$ 電路中在 level i 的節點在合成後，會變成在 level $i + b - c$ ， $1 \leq i \leq d(B(n_2))$ ，故合成後深度為 $\max(d(A(n_1)), d(B(n_2)) + b - c)$ 。因為合成後的電路之 line n_1 在 level b 可得到 $1:n_1$ ，且 $B(n_2)$ 為一前置電路，所以 line x ， $n_1 + 1 \leq x \leq n_1 + n_2 - 1$ ，至遲在 level $d(B(n_2)) + b - c$ 時都已經得到 $1:x$ ，故合成結果仍為前置電路。其中，line $n_1 + n_2 - 1$ 在 level $b - c + d$ 可以得到 $1:n_1 + n_2 - 1$ 的結果，並且運算節點的總數為

$$\begin{aligned}
& s(A(n_1)) + s(B(n_2)) \\
& = 2n_1 - 2 + a - b + 2n_2 - 2 + c - d \\
& = 2(n_1 + n_2 - 1) - 2 + a - (b - c + d)
\end{aligned}$$

Q.E.D.

系 2.8：若 $A(n_1)$ 與 $B(n_2)$ 分別為 $SOPC(n_1, a, b)$ 與 $SOPC(n_2, b, c)$ ，則此二電路合成後為深度是 $\max(d(A(n_1)), d(B(n_2)))$ 的 $SOPC(n_1 + n_2 - 1, a, c)$ 。

定理 2.9： $P'(n)$ 電路為 $SOPC(n, 0, \lceil \lg n \rceil)$ 。

證明：因為 $s(P'(n)) = 2n - 2 - \lceil \lg n \rceil$ ，又 $P'(n)$ 的 line 1 在 level 0 就有複製節點，line n 在 level $\lceil \lg n \rceil$ 即產生 $1:n$ ，所以由定義 2.5 知， $P'(n)$ 為 $SOPC(n, 0, \lceil \lg n \rceil)$ 。
Q.E.D.

定理 2.10： $Q(n)$ 為 $SOPC(n, 0, \lceil \lg n \rceil)$ 。

證明：因為 $s(Q(n)) = 2n - 2 - \lceil \lg n \rceil$ ，又

$Q(n)$ 的 line 1 在 level 0 就有複製節點，line n 在 level $\lceil \lg n \rceil$ 即產生 $1:n$ ，所以由定義 2.5 知， $Q(n)$ 為 $SOPC(n, 0, \lceil \lg n \rceil)$ 。
Q.E.D.

3. 一個具無限扇出的最佳前置電路

在 3.1 節中，我們將建造一個節點數最佳的前置電路 $W(n)$ 。而在 3.2 節中，我們將利用 $P'(n)$ 與 $W(n)$ ，建造出具無限扇出的最佳前置電路 $M(n)$ 。

3.1. 節點數最佳的前置電路 $W(n)$

定義前置電路 $W(n)$ 如下：

$$\begin{aligned}
G_i &= \{(i+1, i+2)\}, i = 1, 2, \dots, n-2, \\
G_{n-1} &= \{(1, j+1) \mid j = 1, 2, \dots, n-1\}
\end{aligned}$$

$W(n)$ 的 line 1 在 level $n-2$ 才有複製節點，深度為 $n-1$ ，且扇出為 n 。圖 6 是用 $W(5)$ 舉例，其各個 level 的運算節點分別為

$$\begin{aligned}
G_1 &= \{(2, 3)\}, \\
G_2 &= \{(3, 4)\}, \\
G_3 &= \{(4, 5)\}, \\
G_4 &= \{(1, 2), (1, 3), (1, 4), (1, 5)\}
\end{aligned}$$

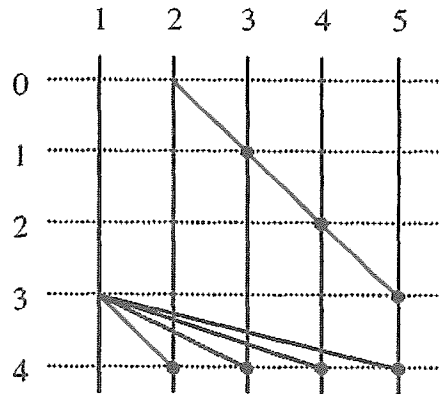


圖 6. $W(5)$

定理 3.1： $W(n)$ 電路為 $SOPC(n, n-2, n-1)$ 。

證明：由定義知， $W(n)$ 的 line i 在 level $n-2$ 可得到 $2:i$ ， $i = 2, 3, \dots, n$ 。而且，在 level $n-1$ 時 line i 上的所有運算節點之左輸入為 line 1 在 level $n-2$ 的複製節點，故在 level $n-1$ 時 line i 就可得到 $1:i$ ，故 $W(n)$ 為一平行前置電路。從 level 1 到 level $n-2$ 共有 $n-2$ 個運算節點，level $n-1$ 有 $n-1$ 個運算節點，故 $s(W(n)) = 2n - 3 = 2n - 2 + (n-2) - (n-1)$ 。所以由定義 2.5 知， $W(n)$ 為 $SOPC(n, n-2, n-1)$ 。
Q.E.D.

3.2. 具無限扇出的最佳前置電路 $M(n)$

定理 3.2：當 $r = \lceil \lg n \rceil \geq 5$ ，令 $A_1 = (3r^2 -$

$17r)/2 + 10$, $A_2 = (3r^2 - 15r)/2 + 6$, $A_3 = (3r^2 - 11r)/2 + 3$ 。定義具無限扇出的前置電路 $M(n)$, 如下:

1. 當 $2^{r-1} < n < 2^{r-1} + A_1$,
 $M(n) = P'(m) \cdot W(r+1) \cdot W(r+2) \cdot \dots \cdot W(2r-4)$,
 其中 $m = n - A_1$;
2. 當 $2^{r-1} + A_1 \leq n \leq 2^{r-1} + A_2$,
 $M(n) = P'(m) \cdot W(r+1) \cdot W(r+2) \cdot \dots \cdot W(2r-4) \cdot W(x)$,
 其中 $m = 2^{r-1} - 1$, $x = n - 2^{r-1} - A_1 + 2$;
3. 當 $2^{r-1} + A_2 < n < 3 \times 2^{r-2} + A_2$,
 $M(n) = P'(m) \cdot W(r+2) \cdot W(r+3) \cdot \dots \cdot W(2r-3)$,
 其中 $m = n - A_2$;
4. 當 $3 \times 2^{r-2} + A_2 \leq n < 3 \times 2^{r-2} + A_3$ 且 $n \leq 2^r$,
 $M(n) = P'(m) \cdot W(r+2) \cdot W(r+3) \cdot \dots \cdot W(2r-3) \cdot W(x)$,
 其中 $m = 3 \times 2^{r-2} - 1$, $x = n - 3 \times 2^{r-2} - A_2 + 2$;
5. 當 $3 \times 2^{r-2} + A_3 \leq n \leq 2^r$,
 $M(n) = P'(m) \cdot W(r+2) \cdot W(r+3) \cdot \dots \cdot W(2r-2)$,
 其中 $m = n - A_3$ 。

則 $M(n)$ 為最佳前置電路且深度為

$$\begin{aligned} 2\lceil \lg n \rceil - 5 & \text{ 當 } 2^{r-1} < n < 2^{r-1} + A_1, \\ 2\lceil \lg n \rceil - 4 & \text{ 當 } 2^{r-1} + A_1 \leq n < 3 \times 2^{r-2} + A_2, \\ 2\lceil \lg n \rceil - 3 & \text{ 當 } 3 \times 2^{r-2} + A_2 \leq n \leq 2^r. \end{aligned}$$

證明: 我們分下面五種情況加以討論。

情況 1: 當 $2^{r-1} < n < 2^{r-1} + A_1$ 時, 令 $m = n - A_1$ 。我們分下面三種情況來討論。

情況 1.1: 當 $5 < r \leq 8$ 且 $2^{r-1} < n < 3 \times 2^{r-3} + A_1$, 則 $2^{r-2} < 2^{r-1} - A_1 < m < 3 \times 2^{r-3}$ 且 $\lceil \lg m \rceil = r - 1$ 。故由性質 2.1 知, $d(P'(m)) = 2(r-1) - 4 = 2r - 6$, 再由定理 2.9 知, $P'(m)$ 為 $SOPC(m, 0, r-1)$ 。又因為 $W(r+1)$ 是深度為 r 的 $SOPC(r+1, r-1, r)$, 所以由系 2.8 知, $P'(m) \cdot W(r+1)$ 是深度為 $2r-6$ 的 $SOPC(m+r, 0, r)$ 。繼續用相同的推論, 可知 $M(n) = P'(m) \cdot W(r+1) \cdot W(r+2) \cdot \dots \cdot W(2r-4)$ 為 $SOPC(m+A_1, 0, 2r-5)$, 即 $SOPC(n, 0, 2r-5)$, 並且深度為 $2r-5 = 2\lceil \lg n \rceil - 5$ 。再由定理 2.6 知, $M(n)$ 為最佳前置電路。

情況 1.2: 當 $5 \leq r \leq 8$ 且 $3 \times 2^{r-3} + A_1 \leq n < 2^{r-1} + A_1$, 則 $3 \times 2^{r-3} \leq m < 2^{r-1}$ 且 $\lceil \lg m \rceil = r - 1$ 。故由性質 2.1 知, $d(P'(m)) = 2(r-1) - 3 = 2r - 5$, 再由定理 2.9 知, $P'(m)$ 為

$SOPC(m, 0, r-1)$ 。又因為 $W(r+1)$ 是深度為 r 的 $SOPC(r+1, r-1, r)$, 所以由系 2.8 知, $P'(m) \cdot W(r+1)$ 是深度為 $2r-5$ 的 $SOPC(m+r, 0, r)$ 。繼續用相同的推論, 可知 $M(n) = P'(m) \cdot W(r+1) \cdot W(r+2) \cdot \dots \cdot W(2r-4)$ 為 $SOPC(m+A_1, 0, 2r-5)$, 即 $SOPC(n, 0, 2r-5)$, 並且深度為 $2r-5 = 2\lceil \lg n \rceil - 5$ 。再由定理 2.6 知, $M(n)$ 為最佳前置電路。

情況 1.3: 當 $r \geq 9$ 且 $2^{r-1} < n < 2^{r-1} + A_1$, 則 $2^{r-1} - A_1 \leq m < 2^{r-1}$ 且 $\lceil \lg m \rceil = r - 1$ 。故由性質 2.1 知, $d(P'(m)) = 2(r-1) - 3 = 2r - 5$, 再由定理 2.9 知, $P'(m)$ 為 $SOPC(m, 0, r-1)$ 。用與情況 1.2 相同的推理, 可得 $M(n) = P'(m) \cdot W(r+1) \cdot W(r+2) \cdot \dots \cdot W(2r-4)$ 為最佳前置電路, 並且深度為 $2\lceil \lg n \rceil - 5$ 。

綜合上面的三種情況可知, 當 $2^{r-1} < n < 2^{r-1} + A_1$, 則 $M(n) = P'(m) \cdot W(r+1) \cdot W(r+2) \cdot \dots \cdot W(2r-4)$ 為最佳前置電路, 且深度為 $2\lceil \lg n \rceil - 5$ 。

情況 2: 當 $2^{r-1} + A_1 \leq n \leq 2^{r-1} + A_2$, 令 $m = 2^{r-1} - 1$, 則 $\lceil \lg m \rceil = r - 1$ 。故由性質 2.1 知, $d(P'(m)) = 2(r-1) - 3 = 2r - 5$ 。用與情況 1.2 相同的推理, 可知 $P'(m) \cdot W(r+1) \cdot W(r+2) \cdot \dots \cdot W(2r-4)$ 為 $SOPC(m+A_1, 0, 2r-5)$, 並且深度為 $2r-5$ 的最佳前置電路。令 $x = n - m - A_1 + 1 = n - 2^{r-1} - A_1 + 2$, 則 $2 \leq x \leq r - 2$ 。由於 $W(x)$ 是深度為 $x-1$ 的 $SOPC(x, x-2, x-1)$, 所以 $d(W(x)) = x-1 \leq r-3$ 且 $x-2 \leq r-4 < 2r-5$, 故由定理 2.7 知, $M(n) = P'(m) \cdot W(r+1) \cdot W(r+2) \cdot \dots \cdot W(2r-4) \cdot W(x)$ 為 $SOPC(m+A_1+x-1, 0, 2r-4)$, 即 $SOPC(n, 0, 2r-4)$, 並且深度為 $2r-4 = 2\lceil \lg n \rceil - 4$ 。再由定理 2.6 知, $M(n)$ 為最佳前置電路。

情況 3: 當 $2^{r-1} + A_2 < n < 3 \times 2^{r-2} + A_2$, 令 $m = n - A_2$, 則 $2^{r-1} < m < 3 \times 2^{r-2}$ 且 $\lceil \lg m \rceil = r$ 。故由性質 2.1 知, $d(P'(m)) = 2r - 4$, 再由定理 2.9 知, $P'(m)$ 為 $SOPC(m, 0, r)$ 。又因為 $W(r+2)$ 是深度為 $r+1$ 的 $SOPC(r+2, r, r+1)$, 所以由系 2.8 知, $P'(m) \cdot W(r+2)$ 是深度為 $2r-4$ 的 $SOPC(m+r+1, 0, r+1)$ 。繼續用相同的推論, 可知 $M(n) = P'(m) \cdot W(r+2) \cdot W(r+3) \cdot \dots \cdot W(2r-3)$ 為 $SOPC(m+A_2, 0, 2r-4)$, 即 $SOPC(n, 0, 2r-4)$, 並且深度為 $2r-4 = 2\lceil \lg n \rceil - 4$ 。再由定理 2.6 知, $M(n)$ 為最佳前置電路。

情況 4: 當 $3 \times 2^{r-2} + A_2 \leq n < 3 \times 2^{r-2} + A_3$ 且 $n \leq 2^r$, 令 $m = 3 \times 2^{r-2} - 1$, 則 $\lceil \lg m \rceil = r$ 。故由性質 2.1 知, $d(P'(m)) = 2r - 4$ 。用與情況 3 相同的推理, 可知 $P'(m) \cdot W(r+2) \cdot W(r+3) \cdot \dots \cdot$

$W(2r-3)$ 為 $SOPC(m+A_2, 0, 2r-4)$ ，並且深度為 $2r-4$ 的最佳前置電路。令 $x = n - m - A_2 + 1 = n - 3 \times 2^{r-2} - A_2 + 2$ ，則 $2 \leq x < 2r-1$ 。因為 $W(x)$ 是深度為 $x-1$ 的 $SOPC(x, x-2, x-1)$ ，所以 $d(W(x)) = x-1 \leq 2r-3$ 且 $x-2 \leq 2r-4$ ，故由定理 2.7 知， $M(n) = P'(m) \cdot W(r+2) \cdot W(r+3) \cdot \dots \cdot W(2r-3) \cdot W(x)$ 為 $SOPC(m+A_2+x-1, 0, 2r-3)$ ，即 $SOPC(n, 0, 2r-3)$ ，並且深度為 $2r-3 = 2\lceil \lg n \rceil - 3$ 。再由定理 2.6 知， $M(n)$ 為最佳前置電路。

情況 5：當 $3 \times 2^{r-2} + A_3 \leq n \leq 2^r$ ，令 $m = n - A_3$ ，則 $3 \times 2^{r-2} \leq m \leq 2^r - A_3$ 且 $\lceil \lg m \rceil = r$ 。故由性質 2.1 知， $d(P'(m)) = 2r-3$ ，再由定理 2.9 知， $P'(m)$ 為 $SOPC(m, 0, r)$ 。又因為 $W(r+2)$ 是深度為 $r+1$ 的 $SOPC(r+2, r, r+1)$ ，所以由系 2.8 知， $P'(m) \cdot W(r+2)$ 是深度為 $2r-3$ 的 $SOPC(m+r+1, 0, r+1)$ 。繼續用相同的推論，可知 $M(n) = P'(m) \cdot W(r+2) \cdot W(r+3) \cdot \dots \cdot W(2r-2)$ 為 $SOPC(m+A_3, 0, 2r-3)$ ，即 $SOPC(n, 0, 2r-3)$ ，並且深度為 $2r-3 = 2\lceil \lg n \rceil - 3$ 。再由定理 2.6 知， $M(n)$ 為最佳前置電路。

由情況 1 可知，當 $2^{r-1} < n < 2^{r-1} + A_1$ ， $d(M(n)) = 2\lceil \lg n \rceil - 5$ 。由情況 2 與 3 可知，當 $2^{r-1} + A_1 \leq n < 3 \times 2^{r-2} + A_2$ ， $d(M(n)) = 2\lceil \lg n \rceil - 4$ 。由情況 4 與 5 可知，當 $3 \times 2^{r-2} + A_2 \leq n \leq 2^r$ ， $d(M(n)) = 2\lceil \lg n \rceil - 3$ 。 Q.E.D.

圖 7 是以 $M(33)$ 舉例。當 $n = 33$ ，則 $r = \lceil \lg n \rceil = 6$ 且 $A_1 = (3r^2 - 17r)/2 + 10 = 13$ 。因為 $2^{r-1} < 33 < 2^{r-1} + A_1$ ，所以由定理 3.2 知， $M(33) = P'(20) \cdot W(7) \cdot W(8)$ 。

4. 扇出為 4 的最佳前置電路

我們將利用 $Q(n)$ 與 $W(n)$ ，建造出扇出為 4 的最佳前置電路 $M4(n)$ 。為了方便說明，用 $G^r(n)$ 表示 r 個前置電路 $G(n)$ 的合成，其中 $r \geq 2$ ，如 $G^3(n) = G(n) \cdot G(n) \cdot G(n)$ ，且令 $G^1(n) = G(n)$ 。

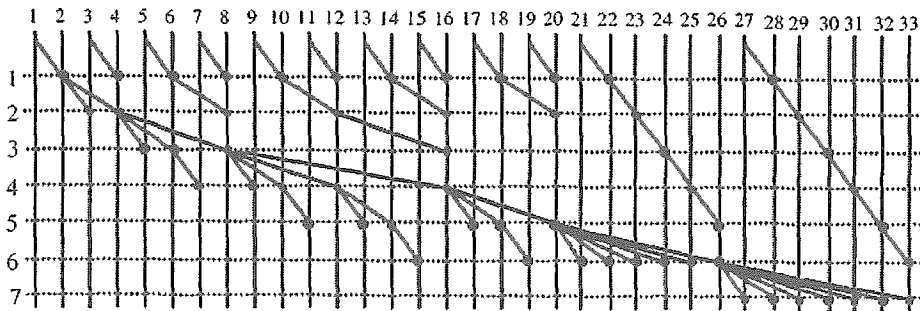


圖 7. $M(33) = P'(20) \cdot W(7) \cdot W(8)$

定理 4.1：當 $r = \lceil \lg n \rceil \geq 5$ ，令 $B_1 = 3r - 12$ ， $B_2 = 3r - 9$ 。定義扇出為 4 的最佳前置電路 $M4(n)$ ，如下：

1. 當 $2^{r-1} < n < 3 \times 2^{r-2} + B_1$ 且 $n \neq 2^{r-1} + B_1$ ，

$$M4(n) = Q(m) \cdot W^{r-4}(4)，其中 m = n - B_1；$$

2. 當 $n = 2^{r-1} + B_1$ ，

$$M4(n) = Q(m) \cdot W^{r-4}(4) \cdot W(2)，$$

$$其中 m = 2^{r-1} - 1；$$

3. 當 $3 \times 2^{r-2} + B_1 \leq n < 3 \times 2^{r-2} + B_2$ ，

$$M4(n) = Q(m) \cdot W^{r-4}(4) \cdot W(x)，其中 m = 3 \times 2^{r-2} - 1，x = n - 3 \times 2^{r-2} - B_1 + 2；$$

4. 當 $3 \times 2^{r-2} + B_2 \leq n \leq 2^r$ ，

$$M4(n) = Q(m) \cdot W^{r-3}(4)，其中 m = n - B_2。$$

$M4(n)$ 的深度為

$$2\lceil \lg n \rceil - 5 \quad 當 2^{r-1} < n < 2^{r-1} + B_1，$$

$$2\lceil \lg n \rceil - 4 \quad 當 2^{r-1} + B_1 \leq n < 3 \times 2^{r-2} + B_1，$$

$$2\lceil \lg n \rceil - 3 \quad 當 3 \times 2^{r-2} + B_1 \leq n \leq 2^r。$$

證明：我們分下面四種情況來討論。

情況 1：當 $2^{r-1} < n < 3 \times 2^{r-2} + B_1$ 且 $n \neq 2^{r-1} + B_1$ 時，令 $m = n - B_1$ 。再分成下面兩種情況來討論。

情況 1.1：當 $2^{r-1} < n < 2^{r-1} + B_1$ ，則 $3 \times 2^{r-3} < 2^{r-1} - B_1 < m < 2^{r-1}$ 且 $\lceil \lg m \rceil = r-1$ 。故由性質 2.2 知， $d(Q(m)) = 2(r-1) - 3 = 2r - 5$ ，再由定理 2.10 知， $Q(m)$ 為 $SOPC(m, 0, r-1)$ 。又因為 $W(4)$ 是深度為 3 的 $SOPC(4, 2, 3)$ ，所以由定理 2.7 知， $Q(m) \cdot W(4)$ 是深度為 $2r-5$ 的 $SOPC(m+3, 0, r)$ 。繼續用相同的推論，可知 $M4(n) = Q(m) \cdot W^{r-4}(4)$ 為 $SOPC(m+B_1, 0, 2r-5)$ ，即 $SOPC(n, 0, 2r-5)$ ，並且深度為 $2r-5 = 2\lceil \lg n \rceil - 5$ 。再由定理 2.6 知， $M4(n)$ 為最佳前置電路。

情況 1.2：當 $2^{r-1} + B_1 < n < 3 \times 2^{r-2} + B_1$ ，則 $2^{r-1} < m < 3 \times 2^{r-2}$ 且 $\lceil \lg m \rceil = r$ 。故由性質 2.2 知， $d(Q(m)) = 2r-4$ ，再由定理 2.10 知， $Q(m)$ 為 $SOPC(m, 0, r)$ 。又因為 $W(4)$ 是深度為 3 的 $SOPC(4, 2, 3)$ ，所以由定

理 2.7 知， $Q(m) \cdot W(4)$ 是深度為 $2r - 4$ 的 $SOPC(m + 3, 0, r + 1)$ 。繼續用相同的推論，可知 $M4(n) = Q(m) \cdot W^{r-4}(4)$ 為 $SOPC(m + B_1, 0, 2r - 4)$ ，即 $SOPC(n, 0, 2r - 4)$ ，並且深度為 $2r - 4 = 2\lceil \lg n \rceil - 4$ 。

再由定理 2.6 知， $M4(n)$ 為最佳前置電路。

情況 2：當 $n = 2^{r-1} + B_1$ ，令 $m = n - B_1 - 1 = 2^{r-1} - 1$ ，則 $\lceil \lg m \rceil = r - 1$ 。故由性質 2.2 知， $d(Q(m)) = 2(r - 1) - 3 = 2r - 5$ 。用與情況 1.1 相同的推理，可知 $Q(m) \cdot W^{r-4}(4)$ 為 $SOPC(m + B_1, 0, 2r - 5)$ ，並且深度為 $2r - 5$ 的最佳前置電路。又因為 $W(2)$ 是深度為 1 的 $SOPC(2, 0, 1)$ ，故由定理 2.7 知， $M4(n) = Q(m) \cdot W^{r-4}(4) \cdot W(2)$ 為 $SOPC(m + B_1 + 1, 0, 2r - 4)$ ，即 $SOPC(n, 0, 2r - 4)$ ，並且深度為 $2r - 4 = 2\lceil \lg n \rceil - 4$ 。再由定理 2.6 知， $M4(n)$ 為最佳前置電路。

情況 3：當 $3 \times 2^{r-2} + B_1 \leq n < 3 \times 2^{r-2} + B_2$ ，令 $m = 3 \times 2^{r-2} - 1$ ，則 $\lceil \lg m \rceil = r$ 。故由性質 2.2 知， $d(Q(m)) = 2r - 4$ 。用與情況 1.2 相同的推理，可知 $Q(m) \cdot W^{r-4}(4)$ 為 $SOPC(m + B_1, 0, 2r - 4)$ ，並且深度為 $2r - 4$ 的最佳前置電路。令 $x = n - 3 \times 2^{r-2} - B_1 + 2$ ，則 $2 \leq x < 5$ ，因而 $W(x)$ 是深度為 $x - 1$ 的 $SOPC(x, x - 2, x - 1)$ ，所以 $d(W(x)) = x - 1 < 4$ 且 $x - 2 < 3 < 2r - 4$ ，故由定理 2.7 知， $M4(n) = Q(m) \cdot W^{r-4}(4) \cdot W(x)$ 為 $SOPC(m + B_1 + x - 1, 0, 2r - 3)$ ，即 $SOPC(n, 0, 2r - 3)$ ，並且深度為 $2r - 3 = 2\lceil \lg n \rceil - 3$ 。再由定理 2.6 知， $M4(n)$ 為最佳前置電路。

情況 4：當 $3 \times 2^{r-2} + B_2 \leq n \leq 2^r$ ，令 $m = n - B_2$ ，則 $3 \times 2^{r-2} \leq m \leq 2^r - B_2$ 且 $\lceil \lg m \rceil = r$ 。故由性質 2.2 知， $d(Q(m)) = 2r - 3$ ，再由定理 2.10 知， $Q(m)$ 為 $SOPC(m, 0, r)$ 。又因為 $W(4)$ 是深度為 3 的 $SOPC(4, 2, 3)$ ，所以由定理 2.7 知， $Q(m) \cdot W(4)$ 是深度為 $2r - 3$ 的 $SOPC(m + 3, 0, r + 1)$ 。繼續用相同的推論，可知 $M4(n) = Q(m) \cdot W^{r-3}(4)$ 為 $SOPC(m + B_2, 0, 2r - 3)$ ，即 $SOPC(n, 0, 2r - 3)$ ，並且深度為 $2r - 3 = 2\lceil \lg n \rceil - 3$ 。再由定理 2.6 知， $M4(n)$ 為最佳前置電路。

由情況 1.1 可知，當 $2^{r-1} < n < 2^{r-1} + B_1$ ，

$d(M4(n)) = 2\lceil \lg n \rceil - 5$ 。由情況 1.2 與 2 可知，當 $2^{r-1} + B_1 \leq n < 3 \times 2^{r-2} + B_1$ ， $d(M4(n)) = 2\lceil \lg n \rceil - 4$ 。由情況 3 與 4 可知，當 $3 \times 2^{r-2} + B_1 \leq n \leq 2^r$ ， $d(M4(n)) = 2\lceil \lg n \rceil - 3$ 。 Q.E.D.

圖 8 是以 $M4(33)$ 舉例。當 $n = 33$ ，則 $r = \lceil \lg n \rceil = 6$ 且 $B_1 = 3r - 12 = 6$ 。因為 $2^{r-1} < 33 < 3 \times 2^{r-2} + B_1$ 且 $33 \neq 2^{r-1} + B_1$ ，所以由定理 4.1 知， $M4(33) = Q(27) \cdot W(4) \cdot W(4)$ 。

5. 最佳前置電路的比較

當 $n \geq 2$ ，第 1 節中曾提及的 $SN(n)$ 的深度為 $2\lceil \lg n \rceil - 2$ [14]。當 $n \geq 17$ 時，我們所建造的最佳前置電路 $M(n)$ 與 $M4(n)$ ，其深度介於 $2\lceil \lg n \rceil - 3$ 與 $2\lceil \lg n \rceil - 5$ 之間。因此可知，當 $n \geq 17$ ， $M(n)$ 及 $M4(n)$ 的深度比 $SN(n)$ 小。

$F4(n)$ 是扇出最多為 4 的最佳前置電路，其深度介於 $2\lceil \lg n \rceil - 3$ 與 $2\lceil \lg n \rceil - 5$ 之間 [12]，且 $d(M4(n)) \leq d(F4(n))$ 。另外， $SL(n)$ 是具無限扇出的最佳前置電路 [11]，它與 $F4(n)$ 有完全相同的深度。故 $M(n)$ 及 $M4(n)$ 的深度都小於或等於 $SL(n)$ 的深度。

當 $n \geq 12$ ， $LYD(n)$ 的深度介於 $2\lceil \lg n \rceil - 3$ 與 $2\lceil \lg n \rceil - 6$ 之間 [8, 9]。然而當 $n > 135$ 時， $LYD(n)$ 的深度都介於 $2\lceil \lg n \rceil - 3$ 與 $2\lceil \lg n \rceil - 5$ 之間。雖然當 n 較小時， $d(LYD(n)) \leq d(M(n))$ 。但是，當 $n \geq 447$ 時， $d(M(n)) \leq d(LYD(n))$ 。因此，當 $n \geq 447$ 時， $M(n)$ 比 $LYD(n)$ 好。

雖然 $d(M(n)) \leq d(M4(n))$ ，由於節點的扇出越大時，節點越慢且所需的積體電路面積也越大，所以 $M4(n)$ 可能比 $M(n)$ 快，而且所需的積體電路面積比較小。

6. 結論

對任一前置電路 $D(n)$ ，其 line 1 在 level a 才有複製節點，且 line n 在 level b 得到 1:n 的結果，我們證明了運算節點數 $s(D(n))$ 的下限為 $2n - 2 + a - b$ 。因此，若 $s(D(n)) = 2n - 2 + a - b$ ，則 $D(n)$ 為節點數最佳的前置電路。我們建造出節點數最佳的平行前置電路 $W(n)$ ，並利用此電路建造具無限扇出的最佳平行前置電路 $M(n)$ ，及扇出為 4 的最佳

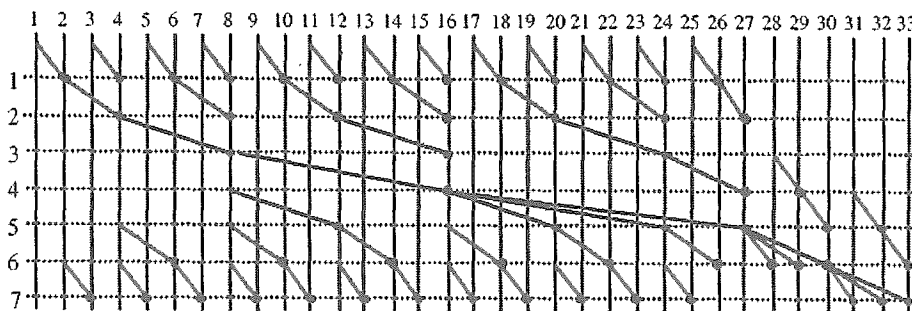


圖 8. $M4(33) = Q(27) \cdot W(4) \cdot W(4)$

平行前置電路 $M4(n)$ 。在大部分情況下， $M(n)$ 的深度不會比以前的前置電路之深度大。此外，雖然 $d(M4(n)) \geq d(M(n))$ ，但因為 $M4(n)$ 的扇出比 $M(n)$ 的小，所以 $M4(n)$ 的速度可能不遜於 $M(n)$ ，並且 $M4(n)$ 的節點所需的積體電路面積也比較小。

國科會計畫編號：NSC 88-2213-E-011-002

參考資料

- [1] S.G. Akl, *Parallel Computation: Models and Methods*. Upper Saddle River, NJ: Prentice-Hall, 1997.
- [2] R.P. Brent and H.T. Kung, "A regular layout for parallel adders," *IEEE Trans. Comput.*, vol. C-31, pp. 260-264, Mar. 1982.
- [3] D.A. Carlson and B. Sugla, "Limited width parallel prefix circuits," *J. Supercomput.*, vol. 4, pp. 107-129, June 1990.
- [4] R. Cole and U. Vishkin, "Faster optimal parallel prefix sums and list ranking," *Infom. Contr.*, vol. 81, pp. 334-352, 1989.
- [5] F.E. Fich, "New bounds for parallel prefix circuits," in *Proc. 15th Symp. on the Theory of Computing*, 1983, pp. 100-109.
- [6] C.P. Kruskal, T. Madej, and L. Rudolph, "Parallel prefix on fully connected direct connection machines," in *Proc. Int. Conf. on Parallel Processing*, 1986, pp. 278-284.
- [7] R.E. Ladner and M.J. Fischer, "Parallel prefix computation," *J. ACM*, vol. 27, pp. 831-838, Oct. 1980.
- [8] S. Lakshmivarahan and S.K. Dhall, *Parallel Computing Using the Prefix Problem*. Oxford, UK: Oxford University Press, 1994.
- [9] S. Lakshmivarahan, C.M. Yang, and S.K. Dhall, "On a new class of optimal parallel prefix circuits with $(\text{size} + \text{depth}) = 2n - 2$ and $\lceil \log n \rceil \leq \text{depth} \leq (2 \lceil \log n \rceil - 3)$," in *Proc. 1987 Int. Conf. on Parallel Processing*, 1987, pp. 58-65.
- [10] Y.-C. Lin, "Optimal parallel prefix circuits with fan-out 2 and corresponding parallel algorithms," *Neural, Parallel & Scientific Computations*, vol. 7, pp. 33-42, Mar. 1999.
- [11] Y.-C. Lin and C.-C. Shih, "A new class of depth-size optimal parallel prefix circuits," *J. Supercomput.*, vol. 14, pp. 39-52, July 1999.
- [12] Y.-C. Lin and C.-C. Shih, "Optimal parallel prefix circuits with fan-out at most 4," in *Proc. 2nd IASTED Int. Conf. on Parallel and Distributed Computing and Networks*, 1998, pp. 312-317.
- [13] A. Nicolau and H. Wang, "Optimal schedule for parallel prefix computation with bounded resources," in *Proc. Third ACM SIGPLAN Symp. on Principles & Practice Parallel Programming*, 1991, pp. 1-10.
- [14] M. Snir, "Depth-size trade-offs for parallel prefix computation," *J. Algorithms*, vol. 7, pp. 185-201, 1986.
- [15] H. Wang, A. Nicolau, and K.S. Siu, "The strict time lower bound and optimal schedules for parallel prefix with resource constraints," *IEEE Trans. Comput.*, vol. 45, pp. 1257-1271, Nov. 1996.
- [16] N.H.E. Weste and K. Eshraghian, *Principles of CMOS VLSI Design: A System Perspective*, 2nd ed. Reading, MA: Addison-Wesley, 1993.