



# 逢甲大學學生報告 ePaper

報告題名：

金氧半-高電子遷移率電晶體

作者：黃章程、莊仲豪

系級：電子四乙

學號：D9466150、D9572975

開課老師：李景松

課程名稱：微波元件

開課系所：電子工程學系

開課學年： 98 學年度 第 2 學期



## 中文摘要

高電子移動率電晶體(High Electron Mobility Transistor, HEMT)的高電子移動率、高轉導、高操作頻率、低雜訊指數等優勢取代了矽在無線通訊、無線區域網路及射頻的應用。在所有類型的場效電晶體中 InP HEMTs 擁有最低的雜訊指數和最高的工作頻率，後來，為了解決 InP 基板容易破碎且成本高等缺點，變晶式高電子移動率電晶體 (Metamorphic HEMT) 的發明，使得元件的高性能特性得以維持。本報告中將 MOS HEMT 作為我們討論的重點並分為兩部分，第一部份在第二章，主要探討 InAlN/AlN/GaN MOS HEMT 與 Schottky barrier HEMT 兩者的特性比較，前者擁有較低的漏電流、自發熱效應且改善了電流崩潰的現象，以及伴隨的門限電壓的平移、轉導值改變。第二部分在第三章，不同的地方在於，以接近室溫的條件下採取液相氧化技術製作 InAlAs/InGaAs MOS-MHEMT 並比較 InAlAs/InGaAs MHEMT 兩者特性，結論指出漏電流降低了三個以上的數量級、次臨界電流也變小，高頻特性也大幅改善，門限電壓的平移也拓展了 MOS HEMT 在增強型方面的應用。然而，HEMT 在成本、整合方面相對比起 CMOS 還差，但是在通訊電路上還是難以取代。

**關鍵字：**Current Collapse Effect、MOS HEMT、MOS-MHEMT

## 目 錄

摘要.....	1
目次.....	1
<b>第一章 緒論</b> .....	<b>4</b>
1.1 變晶式高電子移動率電晶體(Metamorphic HEMT).....	5
1.2 金氧半-高電子移動率電晶體簡介.....	9
<b>第二章 MOS HEMT</b> .....	<b>12</b>
2.1 InAlN/GaN-based HEMT.....	12
2.1.1 Current Collapse Effect.....	12
2.2 InAlN/AlN/GaN HEMTs With Gate Insulation.....	13
<b>第三章 CASE STUDY</b> .....	<b>20</b>
3.1 液相氧化法簡介.....	20
3.2 元件結構.....	24
3.3 實驗結果比較與討論.....	25
3.4 實驗結果列表比較.....	29
3.5 結論.....	30
<b>第四章 總結</b> .....	<b>31</b>
參考文獻.....	32

## 圖目錄

### 第一章

- 圖 1-1 高電子移動率電晶體(HEMT)的構造. ....7
- 圖 1-2  $\text{In}_x\text{Al}_{1-x}\text{As}$  Metamorphic Buffer of  $\text{InGaAs}/\text{GaAs}$  MHEMTs...8
- 圖 1-3(a)空乏，(b)累增模式下的  $\text{I}^2\text{-HEMT}$  能帶圖.....10
- 圖 1-4  $n^+\text{-Ge}$  gate  $\text{AlGaAs}/\text{GaAs}$  heterostructure MISFET 截面圖.....10
- 圖 1-5 MOS HEMT 能帶圖。.....11

### 第二章

- 圖 2-1-1-1 考慮虛擬閘極的元件(a)能帶圖與(b)模型.....15
- 圖 2-1-1-2 表面電荷捕捉之  $\text{AlGaIn}/\text{GaIn}$  異質結構能帶圖.....16
- 圖 2-2-1 移動率、表面均方根粗糙度對  $\text{AlN}$  厚度.....17
- 圖 2-2-2 (a)SB 與(b)MOS HEMT 截面圖.....17
- 圖 2-2-3 閘極 I-V 特性， $\text{ZrO}_2\text{-}$  and  $\text{HfO}_2\text{-}$  based  $\text{InAlN}/\text{AlN}/\text{GaIn}$  MOS HEMTs 與 SB HEMT.....18
- 圖 2-2-4 MOS HEMTs 與 SB HEMT 轉導特性( $V_{\text{DS}} = 8\text{V}$ ).....18
- 圖 2-2-5(a)SB HEMT 直流和脈波輸出特性.....19
- 圖 2-2-5(b) MOS HEMT 直流和脈波輸出特性.....19

### 第三章

圖 3-1 選擇性氧化之實驗步驟與流程.....	21
圖 3-2 掃描式電子顯微鏡上視圖顯示砷化銦鎵及經過氧化處理的砷化銦鎵區域之區別.....	22
圖 3-3 砷化銦鋁/砷化銦鎵金氧半變晶高電子移動率場效電晶體結構示意圖.....	23
圖 3-4 元件表面和側壁披護示意圖.....	23
圖 3-5 元件結構比較圖.....	25
圖 3-6 I-V 特性曲線.....	25
圖 3-7 轉導與汲極電流密度.....	26
圖 3-8 閘極漏電流比較圖.....	27
圖 3-9 閘極電流密度比較圖.....	28
圖 3-10 次臨界電流比較圖.....	28
圖 3-11 高頻性能比較圖.....	29

## 第一章 緒論

過去全球半導體的發展重心都是以矽(Silicon)為材料基礎，但由於矽元素先天上的物理限制，包括電子移動率低、頻率操作範圍小、無法耐高溫操作、高頻操作有大雜訊且不易解決、元件輸出功率與效能低、抗輻射性差、光能轉換特性差等因素，使其在光電及高頻應用上受到相當大的阻礙。然而近幾年來，無線通訊、無線區域網路及手機相關的射頻(Radio Frequency, RF)半導體發展迅速，使得III-V族化合物半導體在射頻端的應用得以脫穎而出。化合物半導體早期為技術性的國防機密，作為衛星通訊及軍事武器上的應用，在大量的國防科技釋出民間後，使得高頻通訊頻段由國防應用轉為消費性產品，也因此磊晶技術也隨著改良，元件擁有優異的崩潰電壓、電流密度及高頻特性，因此III-V族化合物半導體廣泛地應用在高頻率、高效能、高增益、低雜訊的電晶體上。而III-V的電晶體大致可分為兩大類：第一類為異質接面雙載子電晶體(HBT)，另一類為異質結構場效電晶體(HFET)。相較於HFET，HBT的優點為單一電源操作且製程較為簡單，但是在開發MMIC時，HBT的線性度並不好，影響其對高頻高功率之應用。另外，HBT的散熱性亦較HFET差，故在此我們以討論HFET為主，而HFET又可分為下列幾類：

金氧半-高電子遷移率電晶體

- (1) 金屬 - 半導體場效電晶體(MESFET)；
- (2) 高電子移動率電晶體(HEMT)；
- (3) 摻雜式通道場效電晶體(DCFET)；
- (4) 金屬-氧化物-半導體場效電晶體( MOSFET)；

其中以HEMT由於具有較高的電子移動率，所以可得較高的轉導值(Transconductance, gm)、較好的高頻特性、較低的雜訊指數，因此HEMT已經被廣泛的應用在手機、衛星通訊及軍事用途上。在本報告中，我們選擇了金氧半-高電子移動率電晶體(MOS-HEMT)為我們主要探討之目標。

### 1.1 變晶式高電子移動率電晶體(Metamorphic HEMT)

在磷化銦(InP)系列之HEMT，由於通道中(材料通常為砷化銦鎵， $\text{In}_x\text{Ga}_{1-x}\text{As}$ )有較高的銦(In)含量(與InP晶格匹配時， $x = 0.53$ )，所以通道具有高的電子移動率、高的飽和速度、低的電子有效質量及大的 $\Gamma$ -L值，在許多應用上元件的性能都來得比砷化鎵系列優異許多(由於晶格匹配的關係，通道的 $x$ 不會超過0.25)，因此當應用在異質結構場效電晶體的通道層(channel layer)時，可以提升元件的傳輸速度進而改善元件的高頻響應，以及增加通道載子的侷限效果。雖然InP HEMTs RF性能比GaAs pHEMTs更為優越，然而InP電晶體的商業化仍有待努力。主要原因是InP基板較貴且容易破碎，亦沒有較

大尺寸的基板，儘管如此，InP HEMTs 在所有類型效電晶體中擁有最低的雜訊指數和最高的工作頻率。

為了解決上述問題，在GaAs 基板上成長InP 系統材料的方法，近幾年來已經被發展出來了。此種利用變晶(metamorphic)方法，不但可以使元件保有InP 的高性能特性，更可以利用較便宜且大尺寸的GaAs 基板降低生產成本，Metamorphic 最主要的目的在於可以在GaAs 基板上成長銻(In)莫耳分率較高的 $\text{In}_x\text{Ga}_{1-x}\text{As}$  材料，使得元件的特性可以與成長在InP 基板上的元件匹敵。然而當In 的含量越大，則GaAs 與InGaAs 的晶格不匹配的情形也越嚴重。當晶膜厚度大於臨界厚度時，晶格間所存在的應力會使晶格發生扭曲進而引起晶格的缺陷及錯位，使元件的特性大幅的衰減。為了克服此問題，在磊晶成長變晶型元件時，必須在GaAs 及InGaAs 之間成長一變晶緩衝層(metamorphic buffer)來釋放GaAs及InGaAs 因晶格不匹配所造成的應力。所以如何成長高品質、高阻質、無缺陷的變晶緩衝層，將是決定元件特性優劣的主要關鍵。目前最常用的變晶緩衝層為逆向步階式漸進緩衝層(inverse step graded buffer)，如圖1-1 所示。



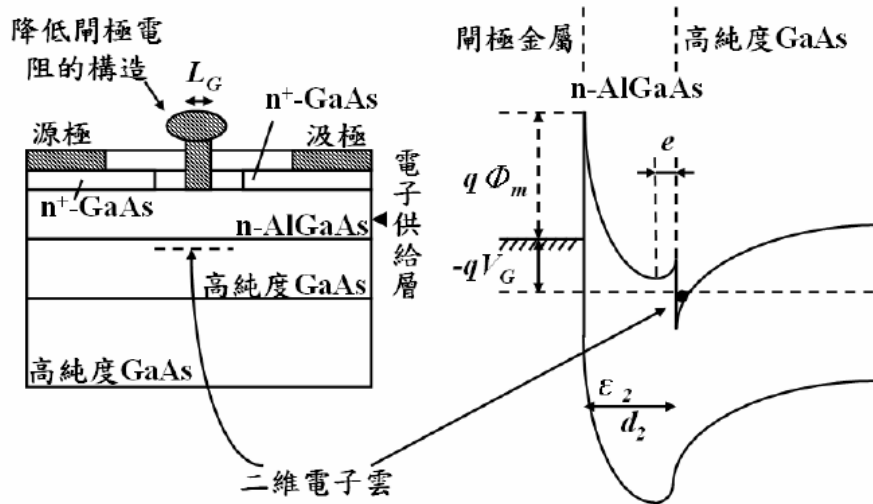


圖1-1 高電子移動率電晶體(HEMT)的構造

因為砷化鋁(AlAs)的晶格常數與砷化鎵(GaAs)的晶格常數幾乎一，所以我們的變晶緩衝層可以在砷化鎵基板側成長AlAs(即 $\text{In}_x\text{Al}_{1-x}\text{As}$ ，其中 $x = 0$ )，然後逐漸的調變In 及Al 的成份(即調變 $x$ )，至 $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$  (即 $x = 0.52$ )，因為此時的 $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ 晶格常數與InP 的晶格常數是相等的。不過在調變的過程中，我們會將In 的含量先超過0.53(通常會調至0.63)，然後在再降回0.52，形成所謂的逆向步階式漸進緩衝層，如圖1-2。因為它能夠最有效釋放因晶格不匹配所造成的應力。

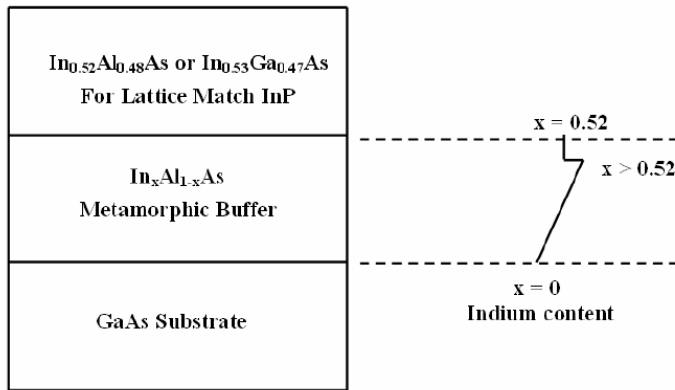


圖1-2  $\text{In}_x\text{Al}_{1-x}\text{As}$  Metamorphic Buffer of InGaAs/GaAs MHEMTs

同時我們可以看出，藉由調變M-buffer 不同In 的含量，我們可以隨意調整通道中In 的含量，以符合我們的需求。一般而言，若要適用於高功率元件中，則元件之崩潰電壓必須要大，因此通道中In 的含量通常都不會超過0.4。反之，若要用於高頻率、低雜訊的放大器上，則元件須有較大的電子移動率及轉導值，因此通道中In 的含量通常都在0.5 以上。

四元化合物半導體緩衝層 - 在Metamorphic HEMT(MHEMT)中，buffer 層大多為InAlAs，由於HEMT 在製作時，有時電極會鍍在緩衝層上，若緩衝層的絕緣性(isolation)不好時，則將會在緩衝層上形成漏電流。為了減少此漏電流，有一些論文已發表出使用所謂的四元化合物半導體來當做緩衝層。一般而言，四元的化合物半導體具有較大的能隙，所以會具有較佳的絕緣性，可以減少緩衝層漏電流，進而增加元件的崩潰電壓。

## 1.2 金氧半-高電子移動率電晶體(MOS-HEMT)簡介

在傳統的高電子移動率電晶體中，未摻雜的蕭基層(Schottky layer)用來當做閘極絕緣層，典型的  $I^2$ -HEMT(Insulated-gate inverted-HEMT)結構如圖 1-3 所示，其中，AlGaAs 為絕緣層圖 1-3(a)是當  $V_g < 0$  條件下之能帶圖，此時費米能階落在傳導帶，因此在三角型量子井內的電子被空乏掉，而圖 1-3(b)是當  $V_g > 0$  條件下之能帶圖，此時電子累積在 GaAs/N-AlGaAs 介面的三角型量子井內。以及 MIS(Metal-Insulator- Semiconductor)結構，如圖 1-4 所示。然而，這結構衍生出了所謂的金屬-氧化物-半導體高電子移動率電晶體(Metal-Oxide-Semiconductor High Electron Mobility Transistor, MOS-HEMT)，如圖 1-5 能帶圖所示。MOS-HEMT 具有 MOS 結構的優點：低閘極漏電流、低表面缺陷以及高密度的二維電子雲通道。改善了傳統的 HEMT 崩潰電壓以及漏電流等問題。

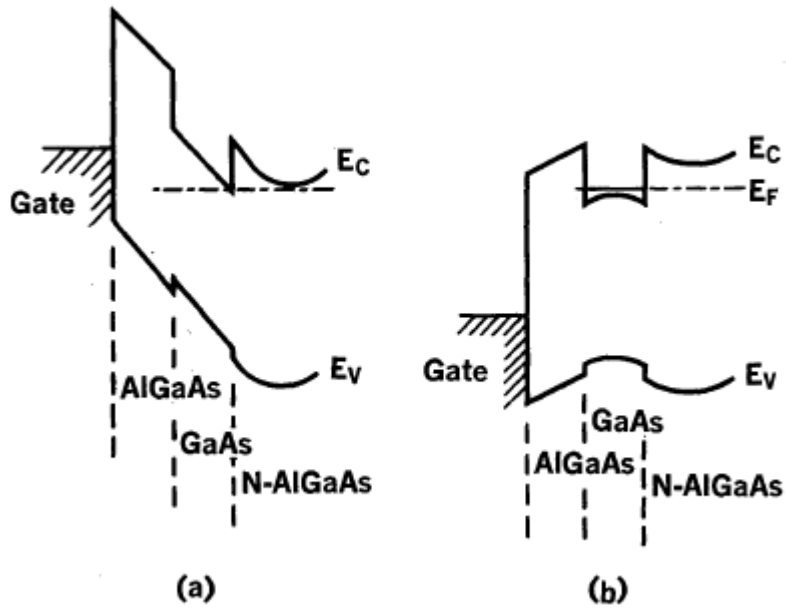


圖 1-3(a)空乏，(b)累增模式下的  $I^2$ -HEMT 能帶圖。 [1]

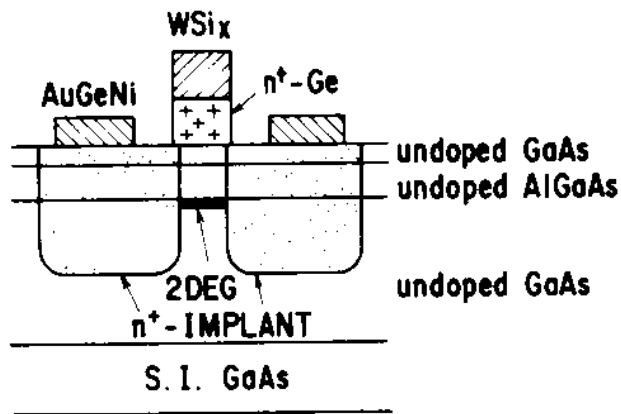


圖 1-4  $n^+$ -Ge gate AlGaAs/GaAs heterostructure MISFET 截面圖。 [2]

金氧半-高電子遷移率電晶體

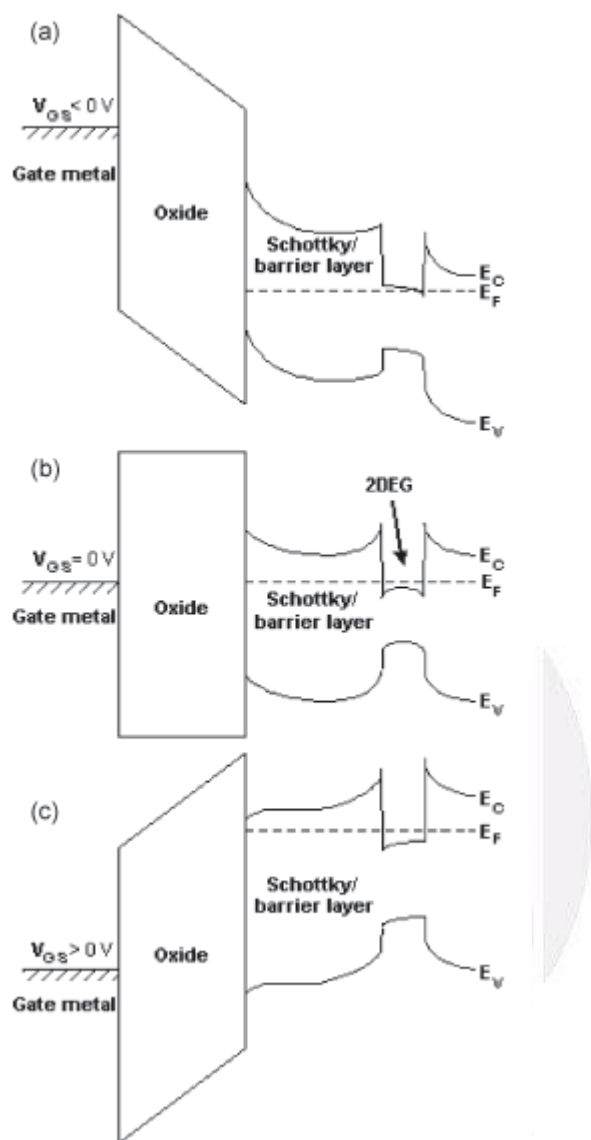


圖 1-5(a)空乏，(b)平帶，(c)累增模式下的 MOS-HEMT 能帶圖。[3]

## 第二章 MOS HEMT

### 2.1 InAlN/GaN-based HEMT

早期 AlGaN/GaN HEMT 廣泛的應用於高功率或高頻領域上，後來有研究指出 InAlN/GaN HEMT 表現更優於前者，原因如下：(1) 高的極化引發二維電子雲濃度以及(2) InAlN 與 GaN 晶格匹配。其中， $L_g = 0.2\mu m$  之  $In_{0.08}Al_{0.92}N/GaN$  擁有 4 A/mm 的汲極飽和電流值，在室溫下當  $x=0.04$  的電子雲濃度高達  $4 \cdot 10^{13} cm^{-2}$  [4]，InAlN/GaN 異質結構不僅改善傳統的 AlGaN/GaN 晶格不匹配的問題，介面所產生的缺陷以及應力也能夠大大減少。然而，InAlN 蕭基層本身的功函數和金屬的功函數差、介面缺陷均會導致閘極漏電流的提高[5]。

#### 2.1.1 Current Collapse Effect

AlGaN/GaN-based HEMT 擁有大的崩潰電場、傳導帶不連續以及極化引發高濃度的 2DEG，因此適用於高功率應用領域。往後為了改善 AlGaN/GaN 介面特性，也因此導致了表面狀態捕捉效應，VETURY et al 研究中提出表面狀態對 AlGaN/GaN-based HEMT 的影響[6]，當負電荷存在於表面，此時相當於負電壓施加在虛擬的閘極上方，因此訊號的輸入由  $V_G$  以及  $V_{VG}$  (位於閘極和汲極間的捕捉電荷所等效的電壓) 控制，如圖 2-1-1-1 所示。換句話說，汲極電流不僅由閘極電壓控

制也會受到表面電荷的捕捉與釋放的機制而產生變化。以能帶圖的角度來解釋，如圖 2-1-1-2 所示，當負電荷被捕捉在表面後會使得導電帶升高，導電帶升高同時會讓量子井內的 2DEG 被空乏，這個現象一直持續到介面的缺陷被載子填滿而飽和或操作在高頻之下，在高頻下，載子會來不及釋放、捕捉，因此不會影響到汲極電流。

## 2.2 InAlN/AlN/GaN HEMTs With Gate Insulation

這裡的重點著重在介紹 KUZMIK *et al* 所提出，使用  $ZrO_2$  或  $HfO_2$  來做為表面鈍化以及閘極絕緣之 InAlN/AlN/GaN MOS HEMTs[7]。在製程的程序中， $In_{0.18}Al_{0.82}N$ /AlN/GaN 晶格匹配的系統分別以 MOCVD 沉積在藍寶石基板上，InAlN/GaN 之間的 AlN spacer 選擇以 1.1nm 為沉積的厚度的目的在於增加 2DEG 的移動率，Gonschorek *et al.* 研究的數據指出，在 AlN interlayer 厚度等於 1.1nm 時，在室溫下有最大的移動率  $1170 \text{ cm}^2/\text{V s}$  ( $3170 \text{ cm}^2/\text{V s}$  at 77 K)[8]，如圖 2-2-1 表示。作者將 InAlN/AlN/GaN 分為三種樣品，第一部分將 Ti/Al/Ni/Au 直接鍍在 InAlN 之上做為歐姆接觸，即為參考樣品 Schottky barrier HEMT，另外兩片樣品則優先以 MOCVD 沉積  $ZrO_2$  和  $HfO_2$  10nm，接著做歐姆接觸， $Hf/Zr(\text{tfacac})_4$  則在  $450^\circ\text{C}$  下氧化沉積，當介電質沉積完畢後，再將歐姆接觸熱回火  $800^\circ\text{C}$ ，最後步驟則鍍上 Ni/Au 閘極金屬於三個樣品。Schottky barrier HEMT 以及 MOS HEMT 截面圖如圖 2-2-2 所示。

經過閘極絕緣後的 InAlN/AlN/GaN HEMT 首先要討論的是閘極電流-電壓特性，從圖 2-2-3 我們可以觀察出 MOS HEMT 的閘極漏電流與 SB HEMT 相比，高了 4 個數量級，其中，ZrO<sub>2</sub> 和 HfO<sub>2</sub>-based HEMT 兩者樣品的閘極漏電流太相近，因此不區分它們的差別。明顯改善閘極漏電流的主要原因包含 ZrO<sub>2</sub> 和 HfO<sub>2</sub> 高介電常數、高能隙等優點，取代傳統的 Schottky layer。圖 2-2-4，MOS HEMT 與 SB HEMT 轉導特性傳達給我們一些重要的訊息，第一，經過閘極絕緣後的外質轉導上升，這是因為本質轉導受介電質等效電容影響，隨著 C<sub>gs</sub> 變小而變小，第二，V<sub>T</sub> (threshold voltage) 的平移，原始 SB HEMT 的 V<sub>TSB</sub> = -4.2V，平移後 MOS HEMT 的 V<sub>TMOS</sub> = -6V，由圖中的平移量可以經由簡化過後的公式  $\Delta V_T = V_{PO} \times d_{OX} \times k_{InAlN} / (d_{InAlN} \times k_{OX})$  求出 V<sub>PO</sub> (SB pinch-off voltage)，最後，我們發現 MOS HEMT 有 I<sub>DS(max)</sub> = 0.9 A/mm、g<sub>me(max)</sub> = 110 mS/mm 相較於 SB HEMT 之 I<sub>DS(max)</sub> = 0.65 A/mm、g<sub>me(max)</sub> = 105 mS/mm。有一點要注意的是，當閘極氧化層的厚度會影響電流驅動特性，理論上厚度越厚，閘極與 2DEG 通道的距離增加，轉導值和汲極電流均會變小，C Liu et al 的研究中所提出的 HfO<sub>2</sub>-based AlGaN/GaN HEMT 有詳細的解釋[9]。SB HEMT 和 MOS HEMT 在 I<sub>D</sub>-V<sub>D</sub> 輸出特性表現上有很大的差異，SB HEMT 在 V<sub>GS</sub>=0V 的情況下，在 V<sub>D</sub>= 4V 有明顯的電流崩潰(Current collapse)發生，這是因為通



道載子被捕捉在閘極/InAlN 介面的缺陷中，造成外加訊號從直流轉換到脈波訊號時在線性區發生電流值大幅下降。我們可以觀察到直流輸隨著  $V_D$  上升有下降的趨勢，此為自發熱效應(Self-heating effect)。另外，製程所引發的缺陷，使得在元件在操作時導致通道載子的捕捉與釋放，因此我們可以從圖 2-2-5(a)發現 200nm 脈波比 100nm 脈波還要高。MOS HEMT 的  $I_D$ - $V_D$  輸出特性，圖 2-2-5(b)所示，當外加訊號從直流轉換到脈波訊號時，電流反增不減，主要的原因是多了介電質表面修補的步驟，有效降低缺陷捕捉而造成電流崩潰，同時自發熱效應也改善。

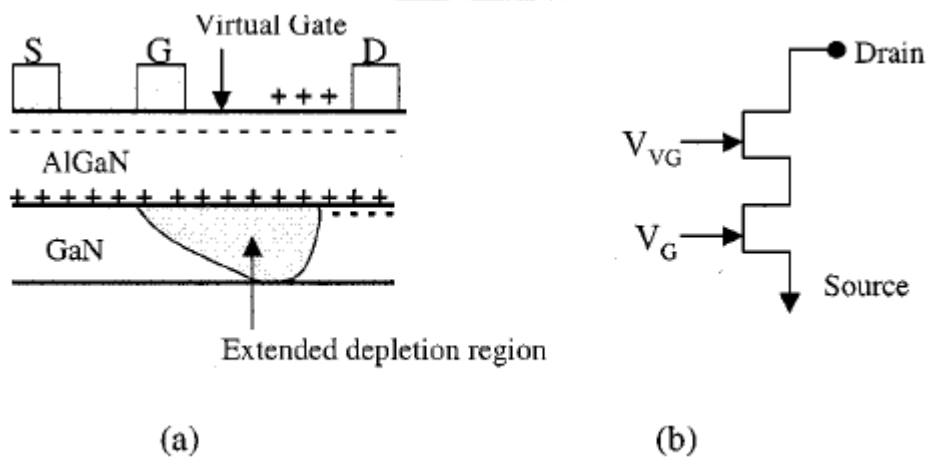


圖 2-1-1-1. 考慮虛擬閘極的元件(a)能帶圖與(b)模型。

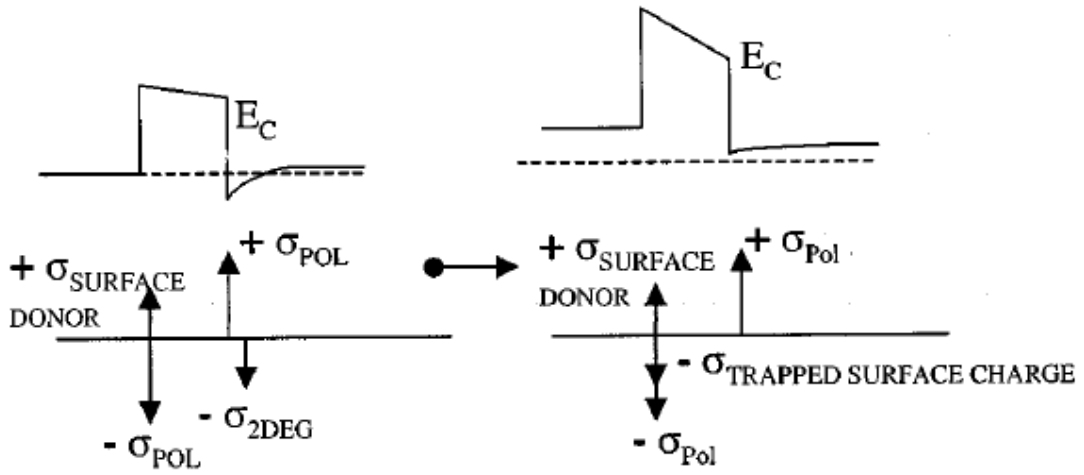


圖 2-1-1-2. 表面電荷捕捉之 AlGaIn/GaN 異質結構能帶圖。

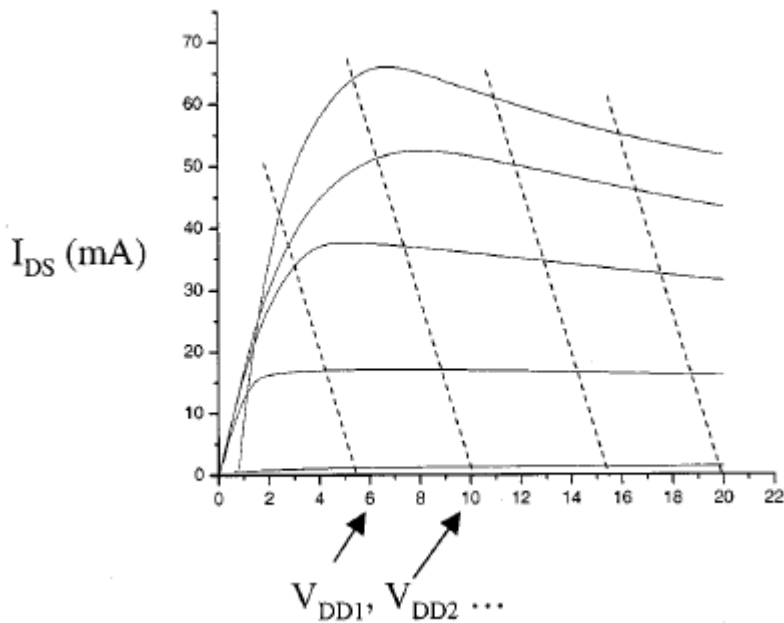


圖 2-1-1-3. AlGaIn/GaN HFET 之 I-V 特性，改變  $V_{\text{DD}}$  可獲得電流崩潰現象。

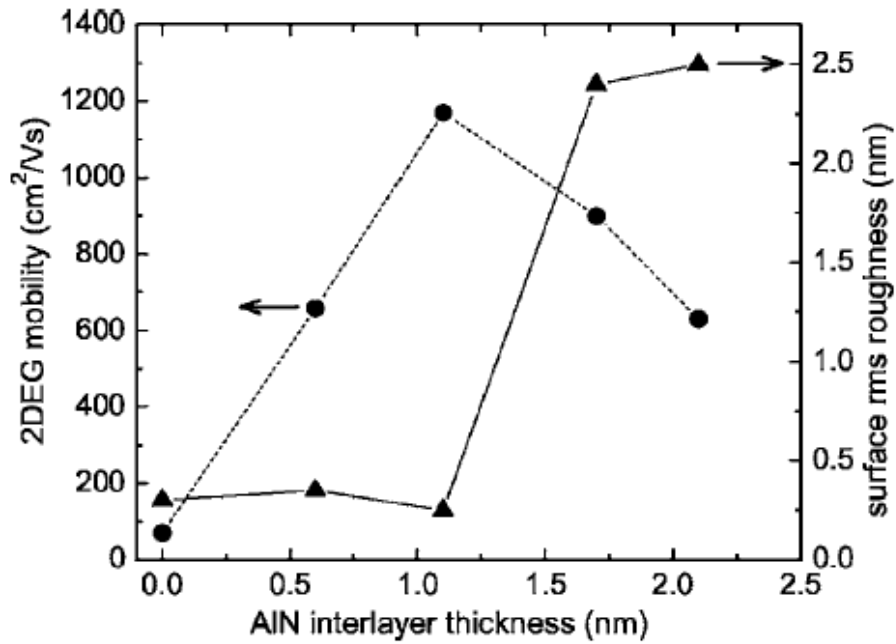
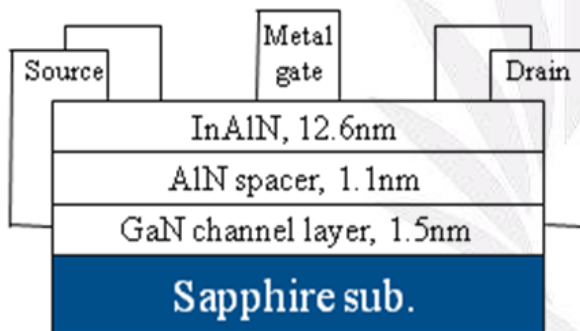
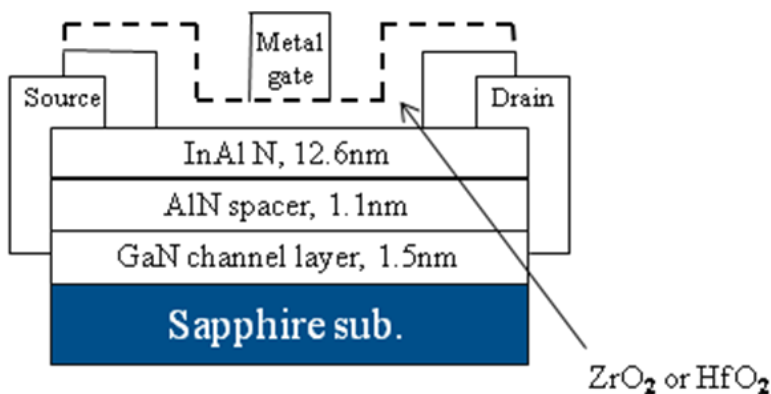


圖 2-2-1. 移動率、表面均方根粗糙度對 AlN 厚度。[7]



(a) Schottky barrier HEMT



(b) MOS HEMT

圖 2-2-2. (a)SB 與(b)MOS HEMT 截面圖。

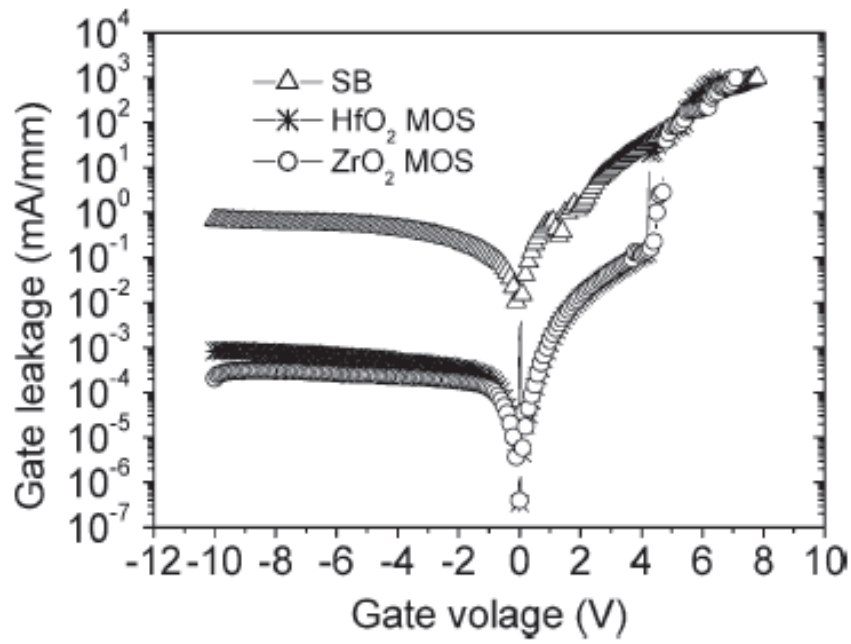


圖2-2-3. 閘極I-V特性，ZrO<sub>2</sub>- and HfO<sub>2</sub> -based InAlN/AlN/GaN

MOS HEMTs 與 SB HEMT。

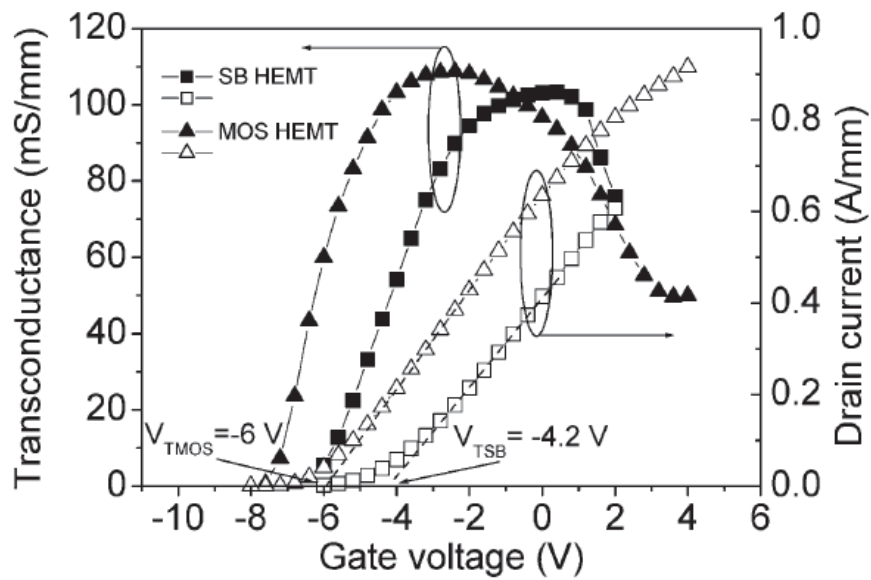


圖 2-2-4. MOS HEMTs 與 SB HEMT 轉導特性( $V_{DS} = 8V$ )。

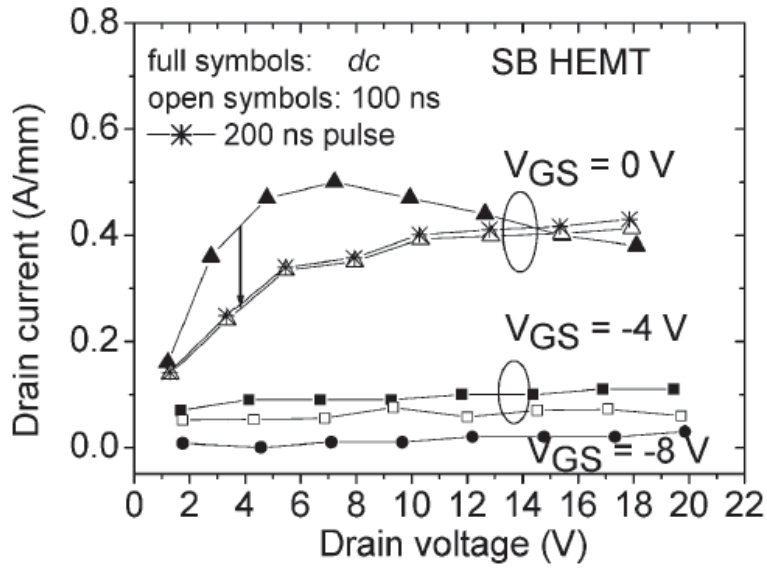


圖 2-2-5(a) SB HEMT 直流和脈波輸出特性( $V_{gs} = -8V$ 、 $-4V$ 、 $0V$ ，脈波寬度：直流、 $100ns$ 、 $200ns$ )。

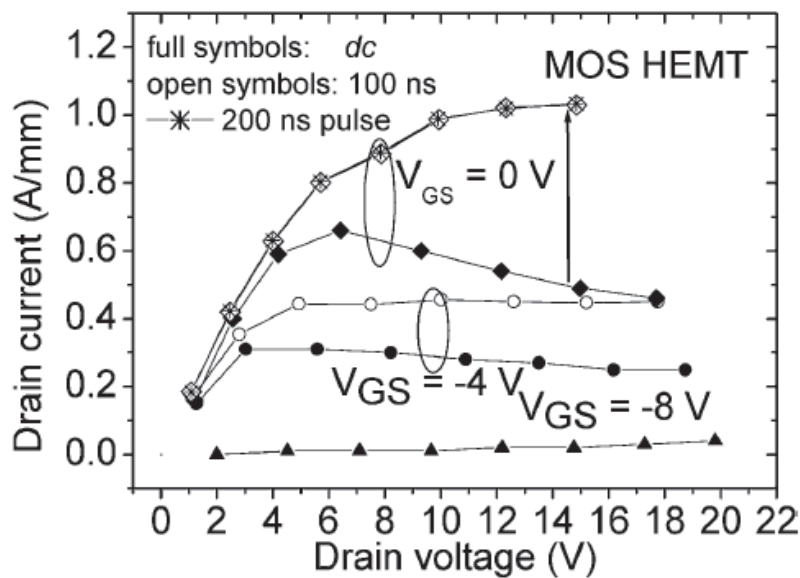


圖 2-2-5(b) MOS HEMT 直流和脈波輸出特性( $V_{gs} = -8V$ 、 $-4V$ 、 $0V$ ，脈波寬度：直流、 $100ns$ 、 $200ns$ )。

## 第三章 CASE STUDY

在本章中，我們利用研讀文獻[10]的方式來探討 MOS-HEMT 與傳統 HEMT 的性能上之差別，我們首先大略的簡介液相氧化法。

### 3-1 液相氧化法簡介

液相氧化法是一項具有選擇性成長，低成本以及低溫成長(30 - 70°C)等特點之製作氧化層的技術。於稍早文獻中發表過，以金屬或光阻當作遮罩，應用液相氧化法於砷化銦鎵，選擇性成長氧化層，並探討此氧化層的組成成分和其他製程問題。無需閘極蝕刻，即意味著閘極氧化層是源於直接氧化砷化銦鎵覆蓋層於成長液當中。與無成長閘極氧化層的變晶高電子移動率場效電晶體相比較，金氧半變晶高電子移動率場效電晶體，由於採用具有低溫及選擇性成長等特點之液相氧化法，故較適用於高功率之應用。此外，金氧半砷化銦鎵/砷化銦鎵變晶高電子移動率場效電晶體擁有同時成長自然般的氧化層及披護元件側壁的優點與能力。

近來，一項簡單及具有選擇性成長等特點的液相氧化法技術，已發表於文獻中並探討應用此技術，於接近室溫下(30 - 70°C)成長氧化層於砷化鎵系列材料上。基於此點，液相氧化法可用於矽、磷化銦、砷化鋁鎵、磷化銦鎵、砷化銦鎵等半導體材料上成長氧化層。液相氧化主要發生在氧化層與半導體界面，藉著把氧傳送進半導體並氧化，

轉化半導體為氧化層，因此可得到較佳的氧化層及半導體界面。憑藉此技術，於低溫下可以很好控制所成長的氧化層及其再現率。此外，液相氧化法於成長過程中不需外加任何能量輔助，或使用真空及氣體濃縮設備。因此，液相氧化法不僅無需使用複雜的設備還可於低溫下操作，此外還能得到相當不錯的氧化層品質。

圖 3-1，說明選擇性氧化之實驗步驟與流程。首先，運用黃光微影技術於砷化銦鎵材料上定義一層光阻。接著，把經黃光微影定義後之砷化銦鎵材料置入成長液中成長氧化層。由圖可知，氧化層僅能成長於沒有被光阻覆蓋之半導體區域內。最後經丙酮去除光阻後，即可得到選擇性氧化層的結構。根據掃描式電子顯微鏡圖像顯示，稀釋過的氫氟酸可以有效的蝕刻氧化層，由於氧化層為半導體轉化而來，因此造成砷化銦鎵的損耗而形成高低差。圖 3-2 藉由掃描式電子顯微鏡上視圖，可以清楚的區分砷化銦鎵及經過氧化處理的砷化銦鎵區域之不同。

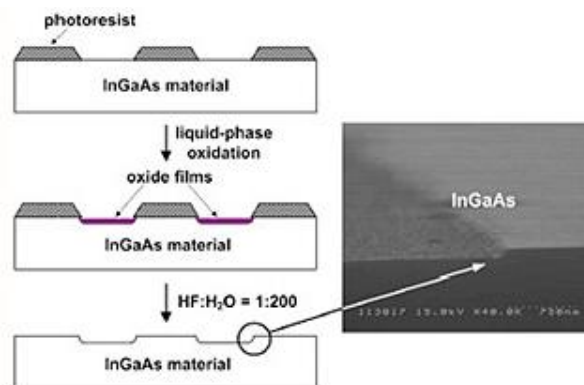


圖 3-1、選擇性氧化之實驗步驟與流程



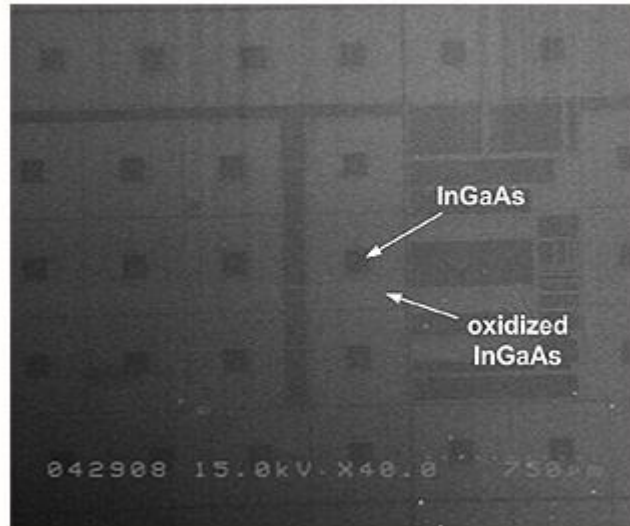


圖 3-2、掃描式電子顯微鏡上視圖顯示砷化銦鎵  
及經過氧化處理的砷化銦鎵區域之區別

圖 3-3 為砷化銦鋁/砷化銦鎵金氧半變晶高電子移動率場效電晶體結構示意圖，變晶高電子移動率場效電晶體結構是利用有機金屬化學氣相沉積機台磊晶成長於半絕緣砷化鎵基板上而得。室溫下，電子霍爾移動率及二維電子氣片電子濃度分別為  $7000 \text{ cm}^2/\text{V s}$  及  $2 \times 10^{12} \text{ cm}^{-2}$ 。金氧半變晶高電子移動率場效電晶體製作起始於利用濕蝕刻液蝕刻半導體至緩衝層達到元件隔離的效果。歐姆接觸部分首先利用熱蒸鍍方式蒸鍍金/鍍/鎳金屬合金於半導體表面，再利用舉離技術定義金屬之區域，緊接著利用快速熱退火技術完成歐姆接觸之製作。



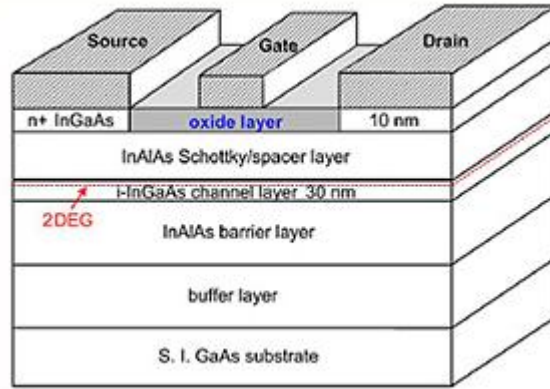


圖 3-3、砷化銦鋁/砷化銦鎵金氧半變晶高  
電子移動率場效電晶體結構示意圖

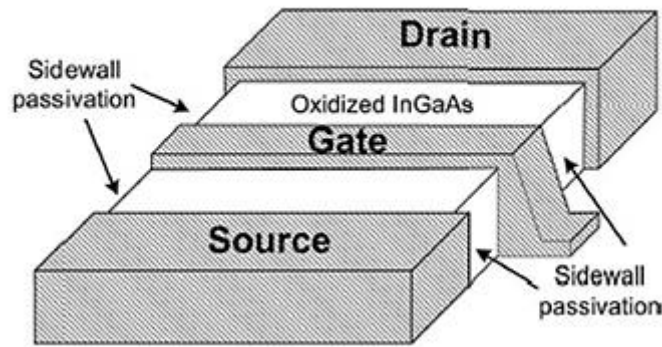


圖 3-4 元件表面和側壁披護示意圖

然後，無需製作閘極蝕刻，直接將試片放入成長液中，在  $50^{\circ}\text{C}$  環境下於砷化銦鎵上成長所需的閘極氧化層(約莫一個小時)。於這道手續內，氧化層成長及元件表面和側壁披護可以在同一時間內完成，示意於圖 3-4。這主要是利用前述製作歐姆接觸時，蒸鍍的金/鍍/鎳金屬作為遮罩，於砷化銦鎵表面造成選擇性氧化的效果。最後，蒸鍍金作為閘極蕭基接觸之用，元件即製作完成。

### 3-2 元件結構

本文所探討的元件結構如圖 3-5 所示。MOS-HEMT 大體上跟傳統 HEMT 結構相當類似，為一不同的地方在於 MOS-HEMT 在閘極與 i-InAlAs 蕭特基層之間加入了一層氧化層。一般而言 MOSHEMT 相較於傳統 HEMT 的好處如下：

- (1) 對於閘極偏壓有較大的容忍度
- (2) 擁有較大的崩潰電壓
- (3) 較低的次臨界電流
- (4) 較低的閘極漏電流
- (5) 高頻效能較好

由於 MOS-HEMT 在閘極端加入了一層絕緣層，因此造成此結構相較於傳統 HEMT 之蕭特基界面之漏電流會小了許多。也由於我們在閘極端多加了這一層氧化層，等於在閘-源極多串接了一個電容，這一來，會造成 MOS-HEMT 的閘-源極電容( $C_{gs}$ )下降許多，使得高頻效能得以提升許多。

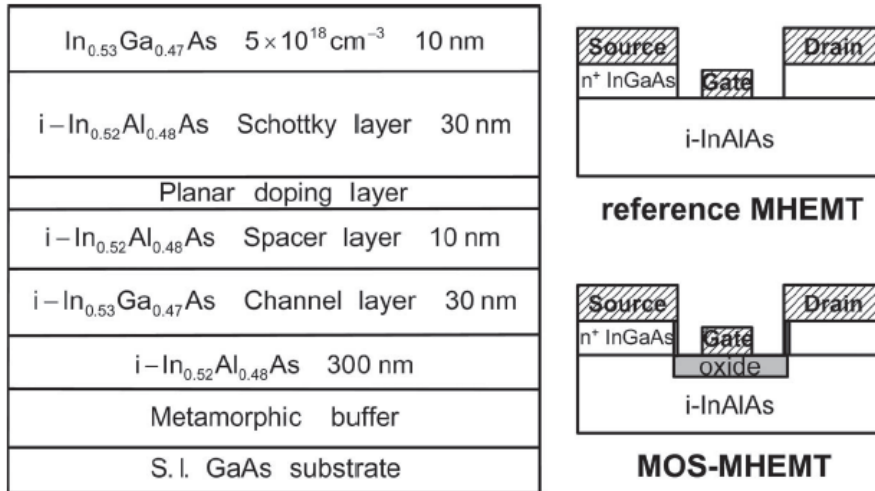


圖 3-5 元件結構比較

### 3-3 實驗結果比較與討論

#### (1) $I$ - $V$ 特性曲線比較

經由實驗量測所得到之  $I$ - $V$  特性比較圖如圖 3-6 所示。

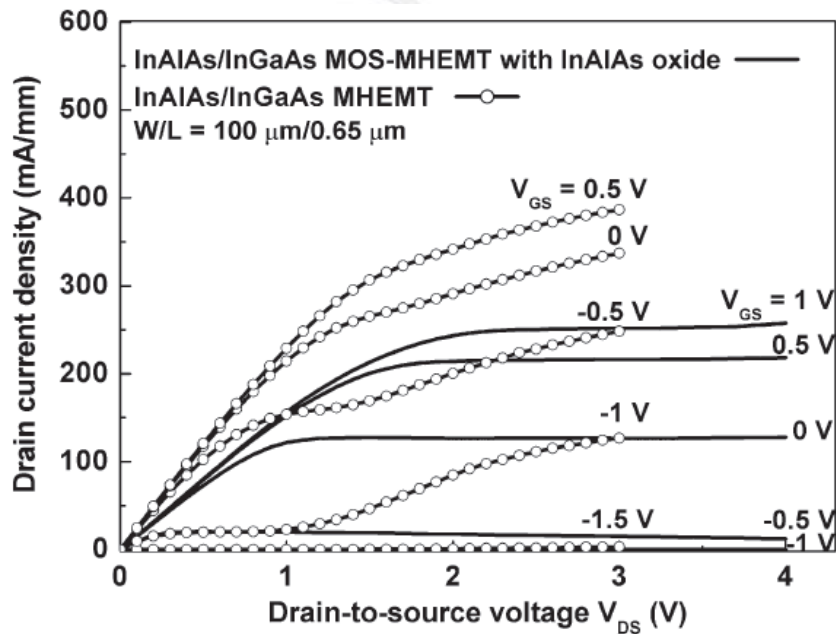


圖 3-6  $I$ - $V$  特性曲線

由圖 3-6 中我們可以觀察到，相較於傳統 HEMT，MOSHEMT 的電流值較小，但輸出轉導卻比較小。電流值較小主要是由於我們利用液相氧化的方式來長氧化層並且吃掉了一部份的蕭特基界面層，使得通道對於閘極電壓的敏感度降低所致。另外，由於輸出轉導的下降，使得電晶體的本質增益變大。較值得憂慮的一點是，在本文所呈現之成果中，我們可以發現 MOS-HEMT 電流似乎降低的過多，這或許值得我們更深入一層來探討。

## (2) 轉導與汲極電流密度比較

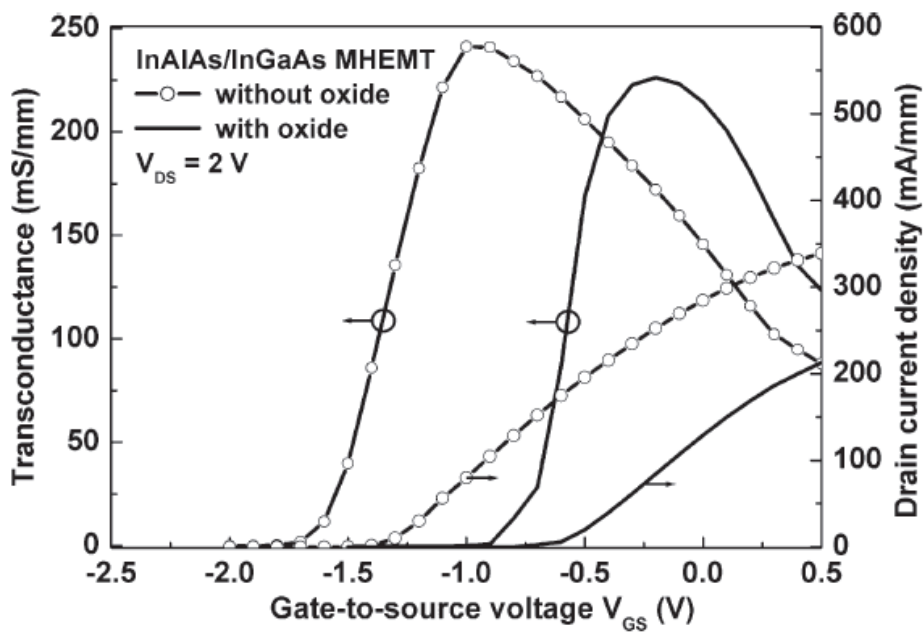


圖 3-7 轉導與汲極電流密度

由圖 3-7，我們可了解，MOS-HEMT 中因為加入了氧化層，造成通道對閘極電壓的敏感度下降，造成轉導值及汲極電流密度的降低。同時也可以發現，MOS-HEMT 相較於傳統 HEMT，門限電壓有朝正電壓移動的趨勢，這意味者 MOS-HEMT 有可能做成增強型元件，這樣一來便拓展了 HEMT 的適用範圍。

### (3) 閘極漏電流之比較

如圖 3-8 所示，MOS-HEMT 的閘極逆偏漏電流比傳統 HEMT 可以小至 1000 倍! 這顯示了加入氧化層可以有效地降低閘極漏電流，如果們用二極體來類比閘極接面的結構，可以推論出逆向漏電流越小，則崩潰電壓越大，這與圖 3-8 所呈現之結果是一致的。

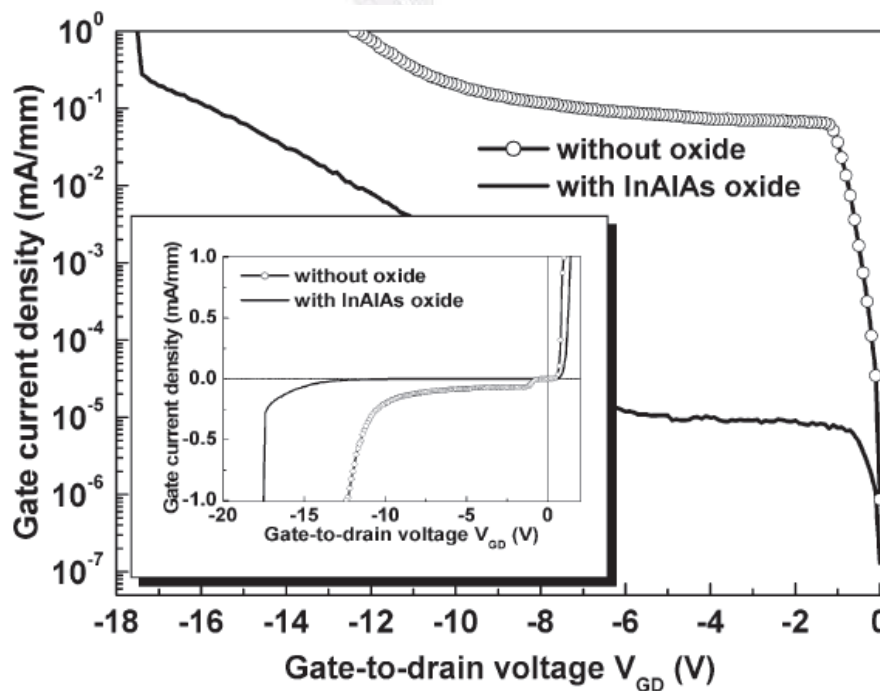


圖 3-8 閘極漏電流比較圖

(4) 閘極電流密度之比較

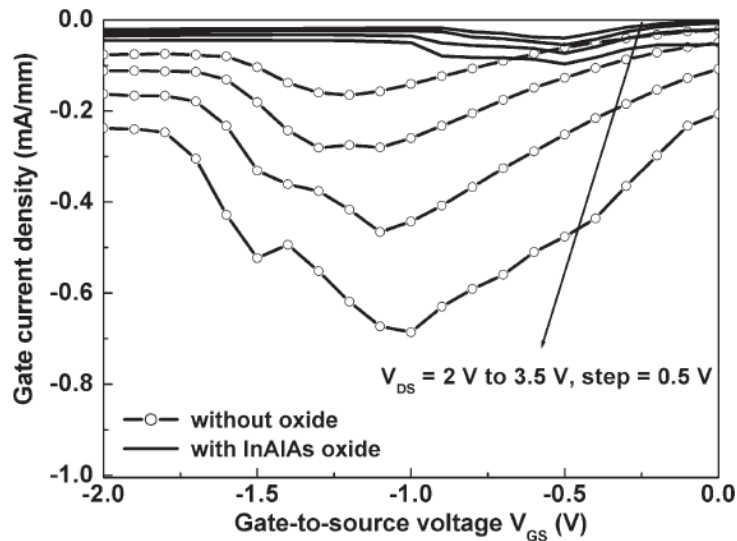


圖 3-9 閘極電流密度比較圖

由圖 3-9，我們觀察到加了氧化層之 HEMT，閘極電流密度可以大幅降低。

(5) 次臨界電流比較

相較於傳統 HEMT，我們可以發覺 MOS-HEMT 之次臨界電流大約小了傳統 HEMT 1000 倍以上(圖 3-10)!

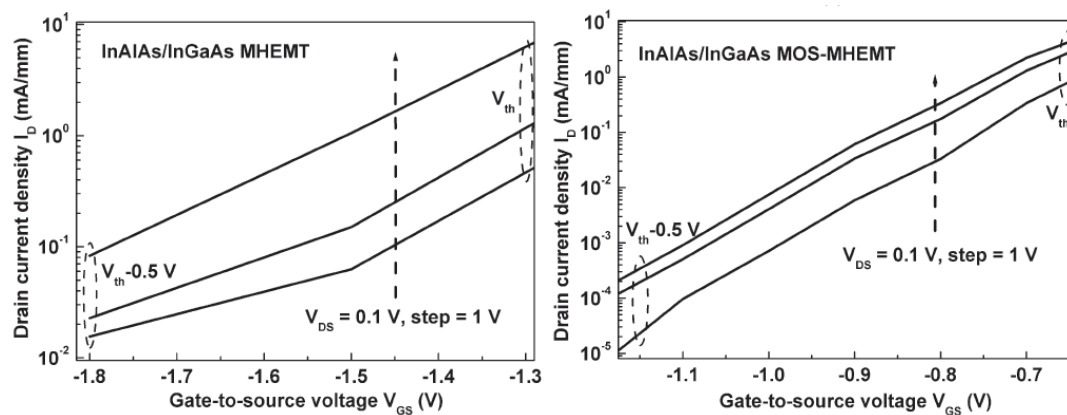


圖 3-10 次臨界電流比較圖

### (6) 高頻性能比較

雖然 MOS-HEMT 的轉導值較傳統 HEMT 來的小，但是因為 MOS-HEMT 閘極端等效串接電容影響較為強烈，使得 MOS-HEMT 高頻性能的大幅提升。其中  $h_{21}$  為共源極(common-source)電流增益，MSG 為最大穩定增益而 MAG 為最大可得增益。由圖 3-11 可以觀察到三個參數皆大幅提升。

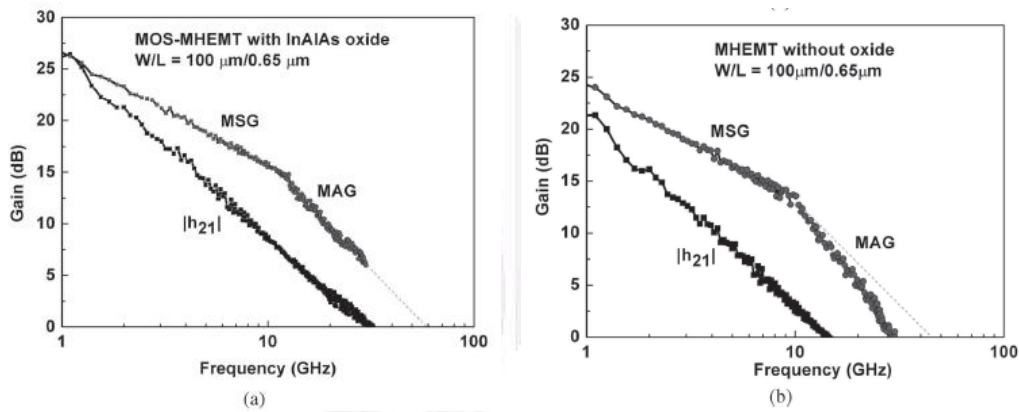


圖 3-11 高頻性能比較圖

### 3-4 實驗結果列表比較

Parameter	MHEMT	MOS-MHEMT
BVGD	-12.4V	-17.5V
Turn on VGD	0.9V	1.4V
C <sub>gs</sub>	0.716pF	0.293pF
f <sub>MAX</sub>	31GHz	60GHz
f <sub>T</sub>	14.3GHz	32GHz
Subthreshold Swing	250~500mV/dec	~100mV/dec
JD(leakage current)	~0.1mA/mm	~0.001mA/mm
JG(leakage current)	~0.68mA/mm	~0.05mA/mm



### 3-5 結論

由本章之討論可以得知，基本上由實驗結果我們可以觀察到 MOS-HEMT 這樣一個利用加入氧化層的方法來做 HEMT，可以有效改善漏電流、崩潰電壓及高頻響應，然而也伴隨了一些缺點，諸如轉導值的降低等。由前述之實驗結果顯示，MOS-HEMT 相較於傳統 HEMT 較容易做成增強型元件，這意味者 MOS-HEMT 具有互補式操作的潛力。由高頻操作來看，MOS-HEMT 有較優異的性能(較高的截止頻率)，而在低頻率操作時，這一項優點幾乎派不上用場，而且 MOS-HEMT 的轉導值低於傳統 HEMT 甚多。因此我們認為，在不考慮 HEMT 漏電流的前提下，MOS-HEMT 由於高頻響應較優異，因此適合拿來應用於高頻電路中，例如：收發機中的 LNA、PA 等。想反的若我們只是要拿此元件來做低頻電路使用，如 POWER IC 等，則由於傳統 HEMT 的轉導值較 MOS-HEMT 要好得多，因此傳統 HEMT 將會是更好的選擇，不過上述之想法仍有待實作之驗證。



## 第四章 總結

在本文中，我們以 MOS-HEMT 為主題，來探討與研究 MOS-HEMT 與傳統 HEMT 之異同。大體上來說，MOS-HEMT 大幅改善了許多傳統 HEMT 的缺點，但卻也造成轉導值得大幅下降。在未來的後續研究中，或許我們可以進一步思考 MOS-HEMT 的轉導值下降問題，如何改善下降幅度？下降多少我們可以接受？以及探討 MOS-HEMT 與 HEMT 各自的適用範圍。

隨者通訊系統的演進，市場對於高頻率之高效能電晶體的需求也大為增加。相較於互補式 CMOS，高電子移動率電晶體(HEMT)有者更優異的高頻響應及雜訊指數。相較於 CMOS，HEMT 對製程的整合性較差、成本也較高，因此較不適合拿來實現前級之電路系統(具有大量邏輯閘)，但在通訊系統的後級電路如 PA、LNA 卻有 CMOS 電路難以取代的性能表現。因此，HEMT 仍然在通訊領域中占有一席之地。

## 參考文獻

### 參考文獻

- [1] H. Kinoshita, Y. Sano, T. Ishida, S. Nishi, M. Akiyama, and K. Kaminishi, “A new insulated-gate inverted-structure modulation-doped AlGaAs/GaAs/N-AlGaAs field-effect transistor,” *Jpn. J. Appl. Phys.*, vol. 43, no. 11, pp. L836–L838, Nov. 1984.
- [2] S. Fujita, M. Hirano, and T. Mizutani, “Small-signal characteristics of n<sup>+</sup>-Ge gate AlGaAs/GaAsMISFETs,” *IEEE Electron Device Lett.*, vol. 9, no. 10, pp. 518–520, Oct. 1988.
- [3] Kuan-Wei Lee, Kai-Lin Lee, Xian-Zheng Lin, Chao-Hsien Tu, and Yeong-Her Wang, “Improvement of Impact Ionization Effect and Subthreshold Current in InAlAs/InGaAs Metal–Oxide–Semiconductor Metamorphic HEMT With a Liquid-Phase Oxidized InAlAs as Gate Insulator,” *IEEE Trans. Electron Devices*, vol. 54, no. 3, pp. 418–424, Mar. 2007.
- [4] D. Qiao, L. S. Yu, S. S. Lau, J. M. Redwing, J. Y. Lin, and H. X. Jiang, “Dependance of Ni/AlGaN Schottky barrier height on Al mole fraction,” *J. Appl. Phys.*, vol. 87, no. 2, pp. 801–804, Jan. 2000.
- [5] H. Hasegawa and S. Oyama, “Mechanism of anomalous current transport in n-type GaN Schottky contacts,” *J. Vac. Sci. Technol. B, Microelectron. Process. Phenom.*, vol. 20, no. 4, pp. 1647–1655, Jul. 2002.
- [6] R. Vetury, N. Q. Zhang, S. Keller, and U. K. Mishra, *IEEE Trans. Electron Devices* 48, 560 (2001).
- [7] Jan Kuzmik, Gianmauro Pozzovivo, Stephan Abermann,

Jean-François Carlin, Marcus Gonschorek, Eric Feltin, Nicolas Grandjean, Emmerich Bertagnolli, Gottfried Strasser, and Dionyz Pogany, “Technology and Performance of InAlN/AlN/GaN HEMTs With Gate Insulation and Current Collapse Suppression Using ZrO<sub>2</sub> or HfO<sub>2</sub>,” *IEEE Trans. Electron Devices*, vol. 55, no. 3, pp. 937–941, Mar. 2008.

[8] M. Gonschorek, J.-F. Carlin, E. Feltin, M. A. Py, and N. Grandjean, “High electron mobility lattice-matched AlInN/GaN field-effect transistor heterostructures,” *Appl. Phys. Lett.*, vol. 89, pp. 062106-1–062106-3, 2006.

[9] C. Liu, E. F. Chor, and L. S. Tan, “Enhanced device performance of AlGaN/GaN HEMTs using HfO<sub>2</sub> high-*k* dielectric for surface passivation and gate oxide,” *Semicond. Sci. Technol.*, vol. 22, pp. 522–527, 2007.

[10] K.W. Lee, K.L. Lee, X.Z. Lin, C.H. Tu, and Y.H. Wang, “Improvement of Impact Ionization Effect and Subthreshold Current in InAlAs/InGaAs Metal–Oxide–Semiconductor Metamorphic HEMT With a Liquid-Phase Oxidized InAlAs as Gate Insulator,” *IEEE TRANSACTIONS ON ELECTRON DEVICES*, VOL. 54, NO. 3, MARCH 2007